

6060/ITS/H/94✓

**PERANCANGAN DAN IMPLEMENTASI  
SISTEM PENGATURAN PLANT  
JARAK JAUH (TELECONTROL)  
DENGAN TRANSMISI GELOMBANG RADIO**

KARTU PERPUSTAKAAN	
14 OCT 1993	
No. Angkutan	1291 / 1A



RSE  
629.8  
Jul  
P-1  
1998

**OLEH :**

***Satiadi Juliarso***

**2882200969**

**JURUSAN TEKNIK ELEKTRO  
FAKULTAS TEKNOLOGI INDUSTRI  
INSTITUT TEKNOLOGI SEPULUH NOPEMBER  
SURABAYA  
1993**

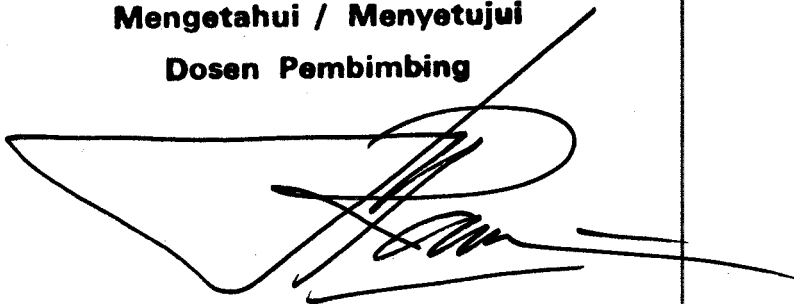
**PERANCANGAN DAN IMPLEMENTASI  
SISTEM PENGATURAN PLANT  
JARAK JAUH ( TELECONTROL )  
DENGAN TRANSMISI GELOMBANG RADIO**

**TUGAS AKHIR**

**Diajukan guna memenuhi sebagian  
persyaratan untuk memperoleh  
gelar Sarjana Teknik Elektro  
pada**

**Bidang Studi Teknik Sistem Pengaturan  
Jurusan Teknik Elektro  
Fakultas Teknologi Industri  
Institut Teknologi Sepuluh Nopember  
Surabaya**

**Mengetahui / Menyetujui  
Dosen Pembimbing**



**DR. Ir. Mochammad Rameli  
NIP : 130.938.507**

**S U R A B A Y A  
JULI 1993**

## ABSTRAK

Untuk mengatur suatu plant diperlukan sinyal kendali dan sinyal umpan balik. Sinyal-sinyal ini dikirimkan ke dan dari plant melalui suatu media transmisi. Media transmisi yang biasa digunakan adalah kabel. Namun jika plant terletak di suatu lokasi yang amat jauh atau di suatu lokasi yang tidak bisa dijangkau media transmisi kabel, maka media transmisi yang bisa dimanfaatkan adalah gelombang radio. Untuk keperluan tersebut dirancang suatu sistem yang mampu mengubah sinyal kendali maupun sinyal umpan balik menjadi sinyal-sinyal radio. Sebaliknya sistem ini juga harus mampu mengubah sinyal-sinyal radio tersebut menjadi sinyal kendali dan umpan balik seperti semula. Selain itu sistem ini harus mampu melakukan suatu aksi pengaturan terhadap plant.

## KATA PENGANTAR

Segala puji syukur kepada Tuhan Yang Maha Esa yang telah melimpahkan rahmat karuniaNya, sehingga dapat terselesaikannya Tugas Akhir ini dengan judul :

**" PERANCANGAN DAN IMPLEMENTASI SISTEM PENGATURAN PLANT JARAK JAUH (TELECONTROL) DENGAN TRANSMISI GELOMBANG RADIO "**

Tugas Akhir ini disusun guna memenuhi sebagian persyaratan untuk memperoleh gelar Sarjana Teknik Elektro pada Bidang Studi Teknik Sistem Pengaturan di Jurusan Teknik Elektro, Fakultas Teknologi Industri, Institut Teknologi Sepuluh Nopember Surabaya.

Dalam rangka penyusunan Tugas Akhir ini hingga selesainya, telah penulis terima bimbingan, bantuan, dorongan dan perhatian dari berbagai pihak yang tak ternilai harganya. Oleh karenanya, pada kesempatan ini penulis menghaturkan banyak terima kasih kepada :

1. Bapak Ir. Katjuk Astrowulan MSEE sebagai Ketua Jurusan Teknik Elektro, Fakultas Teknologi Industri, Institut Teknologi Sepuluh Nopember Surabaya.
2. Bapak Dr. Ir. Mochammad Rameli selaku dosen pembimbing dan Ketua Bidang Studi Teknik Sistem Pengaturan yang telah berkenan meluangkan waktu dan perhatiannya untuk membimbing penulis hingga Tugas Akhir ini selesai.
3. Bapak dan Ibu staff pengajar, serta civitas akademika Jurusan Teknik Elektro, Fakultas Teknologi Industri, Institut Teknologi Sepuluh Nopember Surabaya.

4. Bapak-bapak dan ibu-ibu di bagian Perpustakaan Jurusan Teknik Elektro dan Perpustakaan Pusat, Institut Teknologi Sepuluh Nopember Surabaya.
5. Ibu, Bapak, kakak-adik : mbak Rini dan Ari, yang telah memberi dukungan moril maupun materiil / dalam menyelesaikan Tugas Akhir ini.
6. Teman-teman dan semua pihak yang tidak dapat penulis sebutkan satu persatu, yang telah memberikan bantuannya dalam menyelesaikan Tugas Akhir ini.

Saya sadari sepenuhnya bahwa Tugas Akhir ini tidak lepas dari kekurangan dan kelemahan, karenanya segala kritik-kritik dan saran-saran yang bersifat membangun akan penulis terima dengan senang hati.

Akhirnya penulis harapkan semoga hasil karya ini dapat bermanfaat bagi almamater, bangsa dan Negara.

Surabaya, Juli 1993

Penulis

## DAFTAR ISI

	halaman
Lembar Judul .....	i
Lembar Pengesahan .....	ii
Abstrak .....	iii
Kata Pengantar .....	iv
Daftar Isi .....	vi
 <b>BAB I PENDAHULUAN</b>	
A. LATAR BELAKANG .....	1
B. TUJUAN .....	2
C. RUANG LINGKUP DAN PEMBATASAN MASALAH .....	3
D. SISTEMATIKA .....	4
 <b>BAB II TEORI PENUNJANG</b>	
II.1. Sistem Pengaturan Digital .....	6
II.2. Sistem Pengaturan Waktu Diskrit dan Penyamplingan Impulsa .....	10
II.2.1. Penyamplingan Impulsa .....	10
II.3. Rangkaian Sample and Hold .....	18
II.4. Teorema Penyamplingan .....	19
II.5. Transformasi Z .....	23
II.5.1. Pole dan Zero dalam bidang Z .....	26
II.6. Teori Dasar Pengatur PID .....	27
II.6.1. Pengatur Dua Posisi atau on-off Analog .....	27
II.6.2. Pengatur Proporsional .....	28
II.6.3. Pengatur Integral .....	29

II.6.4. Pengatur Proporsional-Integral .....	30
II.6.5. Pengatur Proporsional-Differensial ..	30
II.6.6. Pengatur Proporsional-Integral- Differensial .....	31
II.7. Filter Digital .....	32
II.7.1. Pendiskritan Filter Waktu Kontinu ..	34
 <b>BAB III KOMUNIKASI DATA DAN INISIALISASI 8250</b>	
III.1. Umum .....	41
III.2. Transmisi Data .....	41
III.3. Metode Modulasi .....	42
III.4. Komunikasi Asynchronous .....	44
III.5. Komunikasi Synchronous .....	46
III.6. RS-232C Serial Interface .....	47
III.6.1. Keterbatasan RS-232C .....	54
III.7. 8250 UART .....	55
III.7.1. Penjelasan pin-pin 8250 .....	57
III.7.2. Pemrograman 8250 .....	65
 <b>BAB IV PERENCANAAN DAN PEMBUATAN SISTEM</b>	
IV.1 Perancangan Sistem Pengaturan .....	80
IV.2 Perhitungan Waktu Proses Pengaturan .....	82
IV.2.1. Operasi Matematis Transmisi Data .....	83
IV.3. Karakteristik Plant .....	84
IV.3.1. Gambaran Umum Process Trainer PT 326	85
IV.3.2. Identifikasi Process Trainer PT 326	89
IV.3.3. Perhitungan Penyamplingan Sinyal .....	91
IV.3.4. Pengamatan Spektrum Plant .....	94

IV.4. Perancangan pengatur PID .....	94
IV.4.1. Perhitungan Parameter PID .....	99
IV.4.2. Pengamatan Spektrum Frekwensi pengatur .....	101
IV.5. Perancangan Perangkat Lunak .....	103
IV.5.1. Inisialisasi 8250 UART .....	106
IV.5.2. Pemecahan Data .....	115
IV.5.3. Pengatur PID .....	115
IV.5.4. Pengiriman Data .....	116
IV.5.5. Penerimaan Data .....	117
IV.5.6. Operasi Digital to Analog dan Analog to Digital .....	118
IV.6. Perencanaan dan Pembuatan Perangkat Keras .....	119
IV.6.1. Modulator .....	120
IV.6.2. Demodulator .....	120
IV.6.3. XR 2206 FSK Modulator .....	121
IV.6.4. XR 2211 FSK Demodulator .....	124
IV.6.5. Perencanaan Hubungan RS-232C .....	128
IV.6.6. Rangkaian Pengubah Level Tegangan RS-232C .....	129

## **BAB V PENGUJIAN DAN ANALISA HASIL PERANCANGAN**

V.1. Pengujian Hasil Perancangan .....	131
V.1.1. Pengujian Settling Time .....	131
V.1.2. Pengujian untuk gangguan pada output plant .....	133
V.1.3. Pengujian untuk perubahan Setpoint .....	136



V.2. Analisa Hasil Perancangan .....	138
 <b>BAB VI KESIMPULAN DAN SARAN</b>	
A. Kesimpulan .....	141
B. Saran .....	142
 DAFTAR PUSTAKA .....	
1AMPIRAN .....	144
USULAN TUGAS AKHIR	
DAFTAR RIWAYAT HIDUP	

# BAB I

## PENDAHULUAN

### A. LATAR BELAKANG

Salah satu bidang di mana sistem pengaturan memainkan peranan sangat besar adalah pengaturan proses dalam industri. Namun dengan makin berkembangnya teknologi dalam berbagai bidang, peranan teknik sistem pengaturan yang berbasis pada mikrokomputer tidak lagi terbatas pada industri. Bentuk-bentuk sistem pengaturan tersebut semakin diperlukan untuk mampu diaplikasikan di berbagai kondisi dan medan pengoperasian. Kondisi tersebut antara lain mengharuskan sistem untuk mampu melakukan pengendalian di mana rentang jarak antara pusat pengendali dan plant terpisah jauh atau bahkan tidak mungkin untuk bisa dihubungkan dengan kabel.

Dengan kebutuhan akan kemampuan seperti itu, maka keterlibatan peranan teknologi bidang lain dalam perencanaan sistem pengaturan yang handal akan semakin besar. Teknologi tersebut khususnya teknologi elektronika dan telekomunikasi.

Besarnya peranan teknologi elektronika dikarenakan semakin meluasnya pemakaian sistem pengaturan secara elektronis menggantikan bentuk-bentuk pengaturan secara mekanis. Dengan demikian kemampuan suatu rancangan

pengaturan sangat ditentukan oleh rancangan instrumen elektronis pendukungnya.

Dalam suatu rancangan sistem pengaturan, pengiriman sinyal merupakan suatu permasalahan tersendiri. Karenanya keterlibatan teknologi telekomunikasi akan memberikan arti yang sangat besar bagi perancangan suatu sistem pengaturan.

Hasil pembahasan dalam Tugas Akhir ini dapat memberikan suatu gambaran praktis dan analisa-analisa matematis yang diperlukan dalam perancangan suatu sistem pengaturan untuk kondisi-kondisi khusus seperti yang tersebut di atas. Selain itu diharapkan tugas akhir ini dapat memberikan ide tentang aplikasi pada modul-modul dan algoritma-algoritma pengaturan yang lain. Dengan demikian dapat digunakan sebagai bahan praktikum karena fleksibilitas algoritma yang dapat diterapkan untuk berbagai metode pengatur.

Pokok pembahasan dalam Tugas Akhir ini ialah merancang perangkat keras maupun lunak untuk sistem pengaturan di mana antara plant dan unit pengendali pusat dihubungkan oleh gelombang radio atau sistem pengaturan secara *wireless*.

## B. TUJUAN

Upaya pokok yang akan dilakukan dalam pembahasan adalah mendapatkan suatu sistem pengendalian plant dengan media transmisi gelombang radio yang diterapkan pada modul

## Process Trainer PT 326.

Modul Process Trainer PT 326 adalah suatu model dan simulasi suatu proses dengan pengaturannya yaitu pengaturan temperatur. Temperatur proses yang dikehendaki dapat diatur melalui masukan kemudian temperatur keluaran yang terjadi dalam proses diukur dengan suatu transduser yang berupa thermistor. Baik sinyal masukan maupun sinyal keluaran berupa tegangan yang kemudian dibandingkan sehingga diperoleh deviasi tegangan (error) yang nantinya akan digunakan sebagai sinyal pengatur.

Dengan digunakannya media transmisi radio sebagai penghubung antara plant dan pengatur, maka masalah penempatan plant atau pengatur akan lebih fleksibel, dibandingkan jika media transmisi yang digunakan adalah kabel.

## C. RUANG LINGKUP DAN PEMBATASAN MASALAH

Dalam perencanaan ini hanya ditekankan pada realisasi suatu sistem pengaturan di mana antara unit pusat pengendali dan plant dihubungkan oleh gelombang radio. Sistem ini diterapkan pada modul Process Trainer PT 326. Dengan demikian unjuk kerja sistem yang optimal bukan merupakan masalah pokok yang akan dibahas. Walaupun demikian, untuk mendapatkan suatu penampilan yang lebih baik dilakukan dengan merancang suatu algoritma pengatur yang lebih tepat untuk sistem dan menerapkan metode-metode

optimasi.

Perancangan sistem ini akan dimulai dengan pengidentifikasian model matematis untuk proses dalam modul Process Trainer PT 326. Selanjutnya dirancang suatu algoritma pengatur dengan menyesuaikan pada kemampuan yang ada pada perangkat keras.

Untuk menguji kemampuan sistem, dilakukan uji banding dengan sistem pengendalian secara langsung (pengendalian dengan media transmisi kabel). Sistem dianggap memberikan unjuk kerja yang baik jika mampu memberikan hasil seperti pada pengendalian secara langsung.

#### D. SISTEMATIKA

Tugas Akhir ini terdiri dari 6 (enam) bab yang terbagi lagi dalam beberapa anak bab. Perincian bab-bab tersebut adalah sebagai berikut.

Bab II merupakan teori-teori penunjang yang melatarbelakangi perancangan suatu algoritma sistem pengaturan. Terdiri atas teori umum sistem pengaturan digital, sistem pengaturan waktu diskrit dan penyamplingan impuls, rangkaian sample and hold, teorema penyamplingan, transformasi  $z$ , teori dasar pengatur PID dan filter digital.

Bab III khusus membahas dasar-dasar sistem komunikasi data yang meliputi transmisi data, metode modulasi, komunikasi asynchronous, komunikasi synchronous,

RS-232C serial interface dan 8250 UART.

Bab IV membahas perencanaan dan pembuatan sistem, yang terdiri atas perancangan sistem pengaturan, perhitungan waktu proses pengaturan, karakteristik plant, perancangan pengatur PID, perancangan perangkat lunak, perencanaan dan pembuatan perangkat keras.

Bab V berisi pembahasan atas hasil pengujian dan analisa hasil perancangan.

Bab VI merupakan bab penutup yang berisi kesimpulan dan saran-saran.

## BAB II

### TEORI PENUNJANG

---

#### II.1. SISTEM PENGATURAN DIGITAL

Suatu rangkaian sistem di mana komputer digital turut difungsikan dalam loop pengaturan sebagai pemroses sinyal untuk menghasilkan unjuk kerja yang diinginkan disebut *direct digital control* (DDC)<sup>1)</sup>. DDC ini untuk pertama kali diaplikasikan sejak tahun 1960-an dalam suatu sistem pengaturan proses skala besar.

Keuntungan-keuntungan dari digunakannya DDC dibandingkan sistem pengaturan secara analog adalah sebagai berikut,

1. Pemrosesan data dalam pengatur digital adalah secara langsung; perhitungan yang kompleks dalam pengaturan bisa dilakukan secara mudah.
2. Program-program pengaturan (karakteristik pengaturan) bisa diubah secara mudah jika diinginkan.
3. Pengatur digital jauh lebih superior dalam hal penanganan noise.

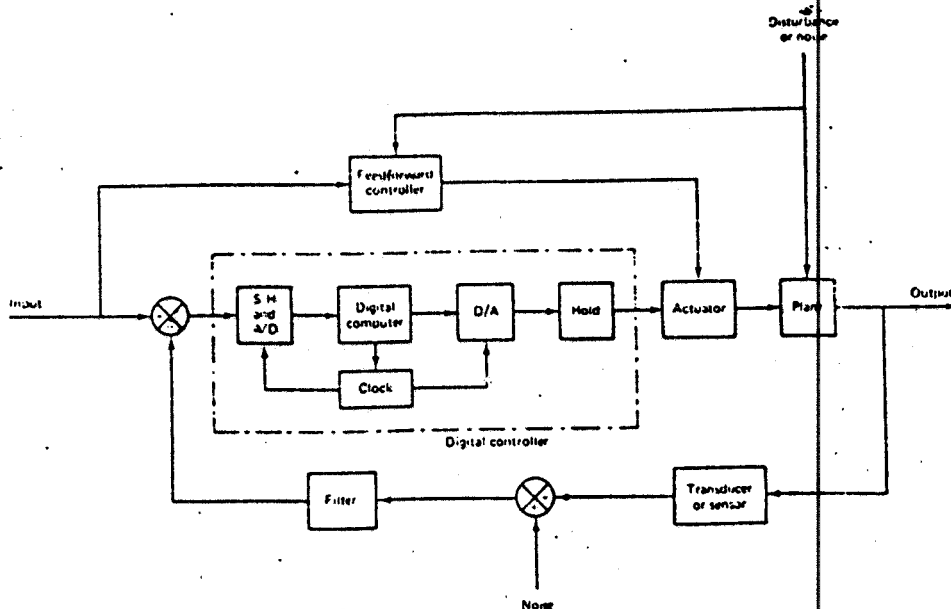
Namun pengaturan digital memiliki kekurangan-kekurangan berikut,

---

1) Ogata, Katsuhiko, *Discrete Time Control System*, Prentice-Hall International, USA, 1987, hal 5

1. Penyamplingan dan kuantisasi proses cenderung mengakibatkan terjadinya kesalahan yang menurunkan unjuk kerja sistem.
2. Perancangan suatu sistem digital untuk mengkompensasi suatu penurunan unjuk kerja adalah jauh lebih kompleks dibandingkan sistem analog.

Gambar 2-1 adalah diagram blok dari suatu sistem pengaturan digital yang menunjukkan konfigurasi dasar rangkaian pengaturan. Sistem meliputi umpan maju dan umpan balik. Dalam merancang suatu sistem pengaturan, perlu dipilih suatu indeks kinerja yang sesuai dengan kasus yang



Gambar 2-1<sup>2)</sup>

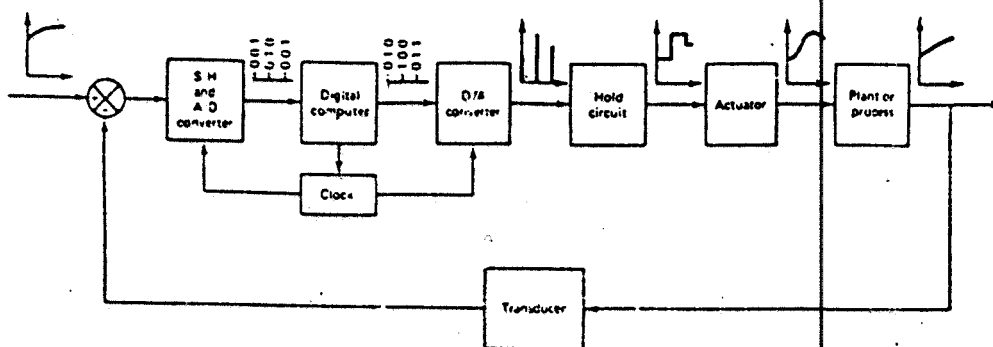
Diagram blok suatu sistem pengaturan digital

<sup>2)</sup> Ibid, hal 6



ada kemudian dilakukan perancangan sedemikian rupa sehingga mengoptimisasi indeks kinerja yang telah ditentukan.

Gambar 2-2 menunjukkan suatu blok diagram dari sistem pengaturan digital yang disederhanakan. Elemen-elemen dasar dari sistem ditunjukkan oleh blok-blok. Operasi pengaturan dikontrol oleh pewaktu (*clock*). Dalam suatu sistem pengaturan digital, sejumlah bagian melewati sinyal dalam amplitudo yang bervariasi baik dalam waktu kontinyu maupun dalam waktu diskrit. Sedangkan sejumlah bagian lainnya melewati sinyal-sinyal dalam kode numerik, seperti terlihat pada gambar.



Gambar 2-2<sup>3)</sup>

Diagram blok suatu sistem pengaturan digital yang menunjukkan sinyal dalam biner atau bentuk grafik

<sup>3)</sup> Ibid, hal 7

Keluaran dari plant merupakan sinyal waktu kontinyu. Sinyal ini diubah menjadi bentuk digital oleh rangkaian *sampel-and-hold* dan *analog-to-digital converter*. Pengubahan ini dilakukan pada saat penyamplingan. Komputer digital memproses rangkaian angka-angka tersebut dengan suatu algoritma dan menghasilkan rangkaian nilai baru. Dalam setiap saat penyamplingan, suatu nilai yang telah dikodekan (biasanya suatu angka biner terdiri atas delapan atau lebih *binary digit*) harus diubah menjadi sinyal kendali secara fisis yang biasanya dalam waktu kontinyu atau analog. Rangkaian *hold* dan *digital-to-analog converter* mengubah deretan angka-angka dalam kode numerik menjadi ke dalam sinyal waktu kontinyu. Pewaktu *real-time* di dalam komputer mensinkronisasi tiap kejadian atau langkah. Keluaran dari rangkaian *hold* yang berupa sinyal waktu kontinyu diumpankan ke plant, baik secara langsung atau melalui *actuator*, untuk mengatur dinamikanya.

Operasi yang mengubah sinyal waktu kontinyu menjadi data waktu diskrit disebut *sampling* atau diskritisasi. Operasi kebalikannya yang merupakan operasi untuk mengubah bentuk data waktu diskrit menjadi sinyal waktu kontinyu disebut *data-hold*. Untuk tujuan ini digunakan beberapa teknik ekstrapolasi.

Rangkaian *sample-and-hold* (S/H) dan *analog-to-digital converter* mengubah sinyal-sinyal waktu kontinyu ke dalam deretan *word-word* biner yang telah dikodekan

secara numerik. Suatu proses konversi *analog-to-digital* disebut *coding* atau *encoding*. Proses *Digital-to-analog* disebut *decoding*.

## II.2. SISTEM PENGATURAN WAKTU DISKRIT DAN PENYAMPLINGAN IMPULSA

Sistem pengaturan waktu diskrit bisa beroperasi secara sebagian pada waktu diskrit dan sebagian pada waktu kontinyu. Karenanya dalam suatu sistem pengaturan sejumlah sinyal muncul sebagai fungsi waktu diskrit dan sinyal yang lain merupakan sinyal waktu kontinyu. Dalam menganalisa sistem pengaturan waktu diskrit, teori transformasi  $z$  memainkan peran yang amat penting. Hal tersebut bisa dilihat dalam penjelasan konsep penyamplingan pulsa berikut ini.

### II.2.1. PENYAMPLINGAN IMPULSA

Dalam sampler konvensional, sebuah switch menutup untuk mengalirkan sinyal input setiap periode sampling  $T$ . Dalam prakteknya, rentang waktu penyamplingan sangat singkat dibandingkan konstanta waktu utama dari plant. Sebuah sampler mengubah suatu sinyal waktu kontinyu menjadi deretan pulsa yang muncul pada  $t = 0, T, 2T, \dots$ , di mana  $T$  adalah periode sampling. Berikutnya sebuah rangkaian hold akan mengubah data tersampel menjadi sinyal waktu kontinyu.

*Data hold* adalah suatu proses untuk menghasilkan

sinyal waktu kontinyu  $h(t)$  dari rentetan pulsa  $x(kT)$ <sup>4)</sup>. Sinyal  $h(t)$  dalam interval  $kT \leq t < (k+1)T$  dapat didekati dengan polinomial dalam  $\tau$  seperti berikut,

$$h(kT + \tau) = a_n \tau^n + a_{n-1} \tau^{n-1} + \dots + a_1 \tau + a_0 \quad (2-1)$$

di mana  $0 \leq \tau < T$ . Sinyal  $h(kT)$  harus sama dengan  $x(kT)$ ,

$$h(kT) = x(kT)$$

Dengan demikian persamaan (2-1) bisa dituliskan seperti berikut,

$$h(kT + \tau) = a_n \tau^n + a_{n-1} \tau^{n-1} + \dots + a_1 \tau + x(kT) \quad (2-2)$$

Jika rangkaian *data hold* adalah ekstrapolator polinomial orde ke- $n$ , maka disebut *hold orde ke- $n$* . *Hold orde ke- $n$*  menggunakan  $n+1$  data diskrit lampau,  $x((k-n)T)$ ,  $x((k-n+1)T)$ , . . . ,  $x(kT)$  untuk menghasilkan sinyal  $h(kT+\tau)$ .

Makin tinggi orde suatu *hold*, makin banyak sampel lampau yang digunakan untuk mengekstrapolasi suatu sinyal waktu kontinyu dari suatu saat ke saat berikutnya. Dengan makin banyaknya sampel yang digunakan ini akurasi pendekatan terhadap sinyal waktu kontinyu akan semakin baik. Namun makin banyaknya sampel ini akan memperbesar waktu penundaan. Dalam suatu sistem loop tertutup setiap penambahan waktu tunda dalam loop akan mengurangi stabilitas sistem dan dalam beberapa kasus akan mengakibatkan sistem menjadi tidak stabil.

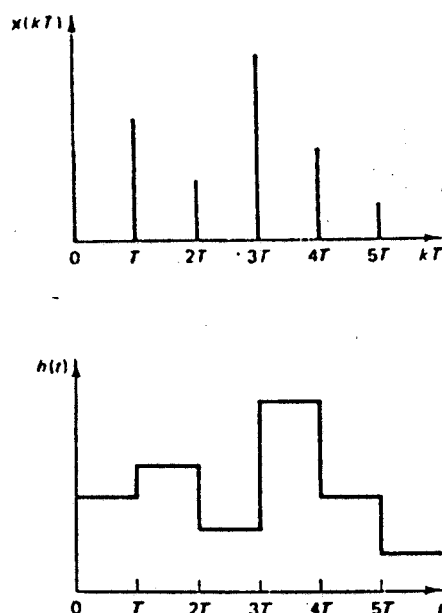
---

4) Ibid, hal 144

*Data hold* yang paling sederhana didapat dengan  $n = 0$  dalam persamaan (2-2), jika

$$h(kT + \tau) = x(kT) \quad (2-3)$$

di mana  $0 \leq \tau < T$  dan  $k = 0, 1, 2, \dots$ . Persamaan (2-3) menunjukkan bahwa rangkaian akan menahan harga amplitudo dari suatu sampel dari suatu saat penyamplingan hingga ke saat penyamplingan berikutnya. *Data hold* semacam ini disebut hold orde nol (*zero-order hold*, ZOH), atau *clamper* atau generator tangga. Output dari ZOH merupakan fungsi tangga, seperti nampak pada gambar 2-3

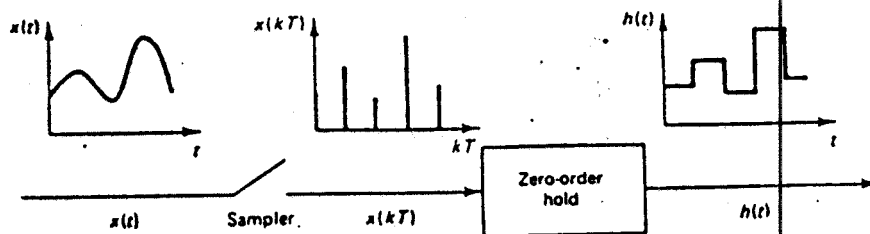


Gambar 2-3<sup>5)</sup>

Input  $x(kT)$  dan Output  $h(t)$   
dari hold orde nol

---

<sup>5)</sup> Ibid, hal 145



Gambar 2-4<sup>6)</sup>

Sampler dan hold orde nol

Gambar 2-4 adalah sampler yang dirangkai dengan ZOH. Di sini output  $h(t)$  diberikan oleh persamaan (2-3). Anggap bahwa sinyal  $x(t)$  adalah nol untuk  $t < 0$ . Selanjutnya hubungan antara output  $h(t)$  terhadap  $x(t)$  dinyatakan dalam persamaan berikut,

$$\begin{aligned}
 h(t) &= x(0)[1(t) - 1(t-T)] + x(T)[1(t-T) - 1(t-2T)] \\
 &\quad + x(2T)[1(t-2T) - 1(t-3T)] + \dots \\
 &= \sum_{k=0}^{\infty} x(kT)[1(t-kT) - 1(t-(k+1)T)]
 \end{aligned} \tag{2-4}$$

karena

$$\mathcal{L}[1(t-kT)] = \frac{e^{-kTs}}{s}$$

maka transformasi Laplace dari persamaan (2-4) menjadi,

$$\mathcal{L}[h(t)] = H(s) = \sum_{k=0}^{\infty} x(kT) \frac{e^{-kTs} - e^{-(k+1)Ts}}{s}$$

<sup>6)</sup> Ibid, hal 145

$$= \frac{1 - e^{-Ts}}{s} \sum_{k=0}^{\infty} x(kT) e^{-kTs} \quad (2-5)$$

sisi kanan dari persamaan (2-5) bisa dituliskan sebagai produk dari dua unsur

$$H(s) = G_{ho}(s) X^*(s) \quad (2-6)$$

di mana

$$G_{ho}(s) = \frac{1 - e^{-Ts}}{s}$$

dan

$$X^*(s) = \sum_{k=0}^{\infty} x(kT) e^{-kTs} \quad (2-7)$$

Fungsi alih  $X^*(s)$  adalah suatu fungsi dari sinyal input  $x(t)$ . Dalam persamaan (2-6),  $G_{ho}(s)$  bisa dianggap sebagai fungsi alih antara output  $H(s)$  dan input  $X^*(s)$ . Dengan demikian fungsi alih dari hold orde nol dinyatakan sebagai

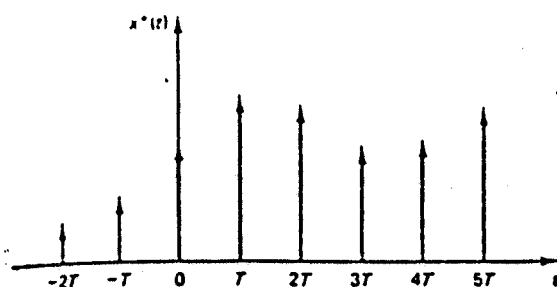
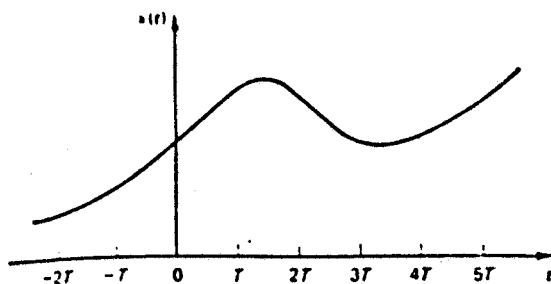
$$G_{ho}(s) = \frac{1 - e^{-Ts}}{s}$$

Integral dari suatu fungsi impulsa adalah suatu konstanta. Input dari rangkaian hold orde nol adalah suatu deretan impulsa, ditunjukkan oleh  $x^*(t)$  dalam gambar (2-5).

Sinyal waktu kontinyu  $x(t)$  dinyatakan oleh sinyal tersampel yang merupakan deretan impulsa, dengan kekuatan setiap impulsa sama dengan besar dari  $x(t)$  pada suatu saat yang bersesuaian. Pada saat  $t = kT$ , impulsa adalah  $x(kT)\delta(t-kT)$ . Sinyal tersampel  $x^*(t)$ , suatu deretan impulsa dapat dinyatakan dalam penjumlahan tak hingga

$$x^*(t) = \sum_{k=-\infty}^{\infty} x(kT) \delta(t - kT)$$

di mana  $\delta(t - kT) = 0$  untuk  $t \neq kT$



Gambar 2-5<sup>7)</sup>

Sinyal waktu kontinyu  $x(t)$  dan sinyal tersampel  $x^*(t)$  (deretan impuls). Merupakan input hold orde nol

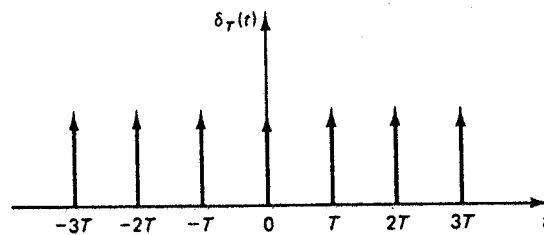
Didefinisikan bahwa  $\delta_T(t)$  adalah suatu deret impuls satuan, seperti nampak pada gambar 2-6. Secara

<sup>7)</sup> Ibid, hal 147



matematis deret impulsa satuan  $\delta(t)$  dinyatakan sebagai berikut,

$$\delta_T(t) = \sum_{k=-\infty}^{\infty} \delta(t - kT) \quad (2-8)$$



Gambar 2-8)

Plot dari  $\delta_T(t)$ , suatu deret impulsa satuan

Selanjutnya sinyal tersampel  $x^*(t)$  dan sinyal waktu kontinyu asli  $x(t)$  dinyatakan dalam hubungan berikut

$$x^*(t) = \dots + x(0)\delta(0) + x(T)\delta(t-kT) + \dots$$

$$+ x(kT)\delta(t-kT) + \dots$$

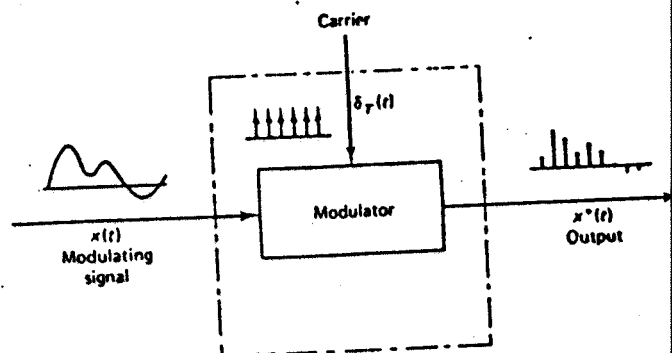
$$= \sum_{k=-\infty}^{\infty} x(kT)\delta(t-kT)$$

Keluaran dari sampler merupakan produk dari input sinyal waktu kontinyu  $x(t)$  dan deretan impulsa satuan. Oleh karena itu suatu sampler bisa dianggap sebagai suatu modulator dengan input  $x(t)$  sebagai sinyal pemodulasi dan deretan

---

8) Ibid, hal 148

impulsa satuan sebagai pembawa (*carrier*). Gambar 2-7.



Gambar 2-7<sup>9)</sup>

Sampler sebagai sebuah modulator

Jika sinyal waktu kontinyu  $x(t)$  disampel secara periodik, secara matematis sinyal tersampel bisa dinyatakan sebagai

$$x^*(t) = \sum_{k=0}^{\infty} x(t) \delta(t-kT)$$

atau

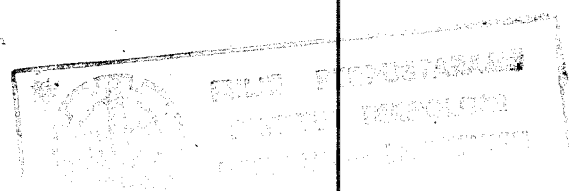
$$x^*(t) = \sum_{k=-\infty}^{\infty} x(kT) \delta(t-kT)$$

Selanjutnya dengan asumsi bahwa fungsi waktu untuk  $t < 0$  adalah nol maka kedua persamaan di atas menjadi

$$x^*(t) = \sum_{k=0}^{\infty} x(t) \delta(t-kT) \quad (2-9)$$

dan

<sup>9)</sup> Ibid, hal 148



$$x^*(t) = \sum_{k=0}^{\infty} x(kT)\delta(t-kT) \quad (2-10)$$

Deretan pulsa satuan diasumsikan bermula pada  $t = 0$ .  
Persamaan (2-8) dimodifikasi menjadi

$$\delta_T(t) = \sum_{k=-\infty}^{\infty} \delta(t - kT) \quad (2-11)$$

diasumsikan bahwa pulsa satuan  $\delta(t)$  berkekuatan penuh.

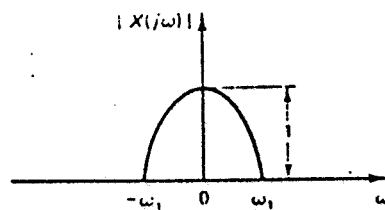
### II.3. RANGKAIAN SAMPLE AND HOLD

Suatu sampler pada sistem digital mengkonversikan suatu sinyal analog ke dalam deretan pulsa yang termodulasi. Rangkaian hold mempertahankan suatu harga dari sinyal pulsa tersampel dalam rentang waktu tertentu. Sample-and-Hold merupakan suatu perangkat yang penting dalam konverter A/D untuk menghasilkan nilai akurat dari sinyal input yang disampel pada suatu saat tertentu. Secara matematis operasi penyamplingan dan holding dimodelkan secara terpisah.

Dalam praktek, lamanya penyamplingan sangat pendek dibandingkan periode penyamplingan  $T$ . Jika lama penyamplingan bisa diabaikan sampler tersebut bisa dikatakan suatu sampler ideal.

#### II.4. TEOREMA PENYAMPLINGAN

Untuk menyusun suatu sinyal asli dari sinyal tersampel, ada suatu frekwensi minimum yang harus dipenuhi pada operasi penyamplingan. Frekwensi minimum ini dispesifikasikan dalam teorema penyamplingan. Diasumsikan bahwa suatu sinyal waktu kontinyu  $x(t)$  mempunyai spektrum frekwensi seperti gambar di bawah,



gambar 2-8<sup>10)</sup>

Spektrum Frekwensi

Sinyal  $x(t)$  tidak memiliki komponen frekwensi di atas  $\omega_1$  radian/s.

Jika  $\omega_s$  didefinisikan sebagai  $2\pi/T$  ( $T$  adalah periode penyamplingan) lebih besar dari  $2\omega_1$  atau

$$\omega_s > 2\omega_1$$

$\omega_1$  adalah komponen frekwensi tertinggi dari sinyal waktu kontinyu  $x(t)$ , maka sinyal  $x(t)$  bisa disusun secara utuh dari sinyal tersampel  $x^*(t)$ <sup>11)</sup>.

<sup>10)</sup> Ibid, hal 168

<sup>11)</sup> Ibid, hal 168

Teorema tersebut menyatakan bahwa jika  $\omega_s > 2\omega_1$ , maka secara teoritis memungkinkan untuk menyusun sinyal waktu kontinyu yang asli dari sinyal tersampel.

Untuk menunjukkan kebenaran teori tersebut bisa dilihat spektrum dari sinyal tersampel  $x^*(t)$ . Transformasi Laplace dari  $x^*(t)$  adalah sebagai berikut,

$$X^*(s) = \frac{1}{T} \sum_{k=-\infty}^{\infty} X(s + j\omega_s k)$$

sehingga

$$X(z) = \frac{1}{T} \sum_{k=-\infty}^{\infty} X(s + j\omega_s k) \Big|_{s = \frac{1}{T} \ln z}$$

Untuk mendapatkan spektrum frekwensi, dilakukan substitusi  $j\omega$  pada  $s$  dalam persamaan di atas. Sehingga,

$$X^*(j\omega) = \frac{1}{T} \sum_{k=-\infty}^{\infty} X(j\omega + j\omega_s k)$$

$$= \dots + \frac{1}{T} X(j(\omega - \omega_s)) + \frac{1}{T} X(j\omega) + \frac{1}{T} X(j(\omega + \omega_s)) + \dots$$

(2-12)

Persamaan (2-12) merupakan spektrum frekwensi dari sinyal tersampel  $x^*(t)$ . Nampak bahwa spektrum dari sinyal impulse tersampel direproduksi dalam suatu deret tak berhingga dan mengalami penguatan dengan faktor  $1/T$ . Dengan demikian proses dari modulasi impulsa suatu sinyal waktu kontinyu

menghasilkan suatu deret dari *sideband*. Dikarenakan  $X^*(s)$  periodik dengan perioda  $2\pi/\omega_s$ ,

$$X^*(s) = X^*(s \pm j\omega_s k) \quad k = 0, 1, 2, \dots$$

jika suatu fungsi  $X(s)$  mempunyai pole di  $s = s_1$ , maka  $X^*(s)$  mempunyai pole-pole di  $s = s_1 \pm j\omega_s k$  ( $k = 0, 1, 2, \dots$ ).

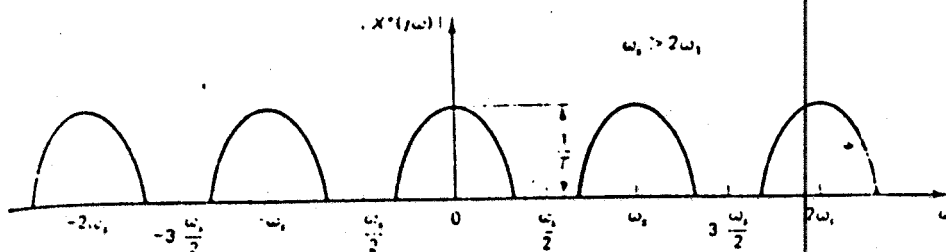
Gambar 2-9 (a) dan (b) menunjukkan bentuk-bentuk dari spektra frekwensi  $X^*(s)$  terhadap  $\omega$  untuk dua harga frekwensi sampling  $\omega_s$ . Gambar 2-9 (a) untuk  $\omega_s > 2\omega_1$ , sedangkan gambar 2-9 (b) untuk  $\omega_s < 2\omega_1$ . Setiap bentuk dari  $|X^*(j\omega)|$  terhadap  $\omega$  terdiri atas  $|X(j\omega)|/T$  yang terulang setiap  $\omega_s = 2\pi/T$  rad/s. Dalam spektrum frekwensi dari  $|X^*(j\omega)|$  komponen  $|X(j\omega)|/T$  disebut komponen primer sedangkan yang lainnya,  $|X(j(\omega \pm \omega_s k))/T|$ , disebut komponen komplementer.

Jika  $\omega_s > 2\omega_1$ , tidak ada dua komponen  $|X^*(j\omega)|$  yang saling menindih (*overlap*) dan spektrum frekwensi tersampel akan terulang tiap  $\omega_s$  rad/s.

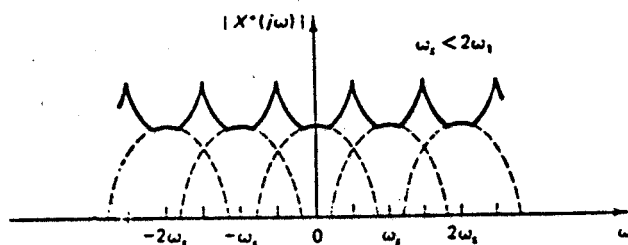
Jika  $\omega_s < 2\omega_1$ , bentuk asli dari  $|X(j\omega)|$  akan muncul dalam rentang yang tidak terlalu jauh dikarenakan superposisi dari spektra. Oleh karena itu suatu sinyal waktu kontinyu dapat dibentuk kembali dari sinyal impuls tersampel  $x^*(t)$  jika dan hanya jika  $\omega_s > 2\omega_1$ .

Jika frekwensi sampling  $\omega_s$  lebih besar dari  $2\omega_1$ , sinyal waktu kontinyu bisa dibentuk kembali menggunakan *low-pass filter* ideal setelah sinyal disampel. Dikarenakan

suatu *low-pass filter* ideal mempunyai suatu karakteristik



Gambar 2-9 (a)



Gambar 2-9 (b)<sup>12)</sup>

Gambar 2-9: Plot spektra frekuensi  $|X^*(j\omega)|$  terhadap  $\omega$  untuk dua harga frekuensi sampling  $\omega_s$   
(a)  $\omega_s > 2\omega_1$ ; (b)  $\omega_s < 2\omega_1$

sedemikian rupa sehingga hanya akan meloloskan sinyal dengan frekwensi lebih rendah dari  $\omega_1$ .

Suatu rangkaian *hold* terpasang sesudah *sampler*, dan mempunyai suatu karakteristik suatu *low-pass filter*. Dengan demikian bentuk sinyal tersampel diperhalus dan komponen berfrekwensi tinggi diredam. Dalam prakteknya diperlukan

<sup>12)</sup> Ibid, hal 100

suatu *low-pass filter* tambahan sebelum *sampler* untuk menghilangkan komponen frekwensi tinggi sebelum penyamplingan.

Walaupun frekwensi sampling minimum dinyatakan dalam teorema sampling  $\omega_s > 2\omega_1$ , di mana  $\omega_1$  adalah frekwensi tertinggi dari sinyal, dalam prakteknya dengan pertimbangan stabilitas dari sistem loop tertutup dan pertimbangan perencanaan yang lain, frekwensi sampling dibuat jauh lebih besar dari perhitungan teoriminimum. Pada umumnya  $\omega_s$  adalah  $10\omega_1$  atau  $20\omega_1$ .

## II.5. TRANSFORMASI Z

Metoda transformasi Z merupakan suatu metoda operasional yang sangat berguna dalam penyelesaian sistem-sistem waktu diskrit. Dalam penyelesaian sistem tersebut kita harus mendefinisikan transformasi Z dari suatu fungsi waktu.

Transformasi z dari suatu fungsi waktu  $x(t)$  di mana  $t$  adalah nonnegative, atau *sequence* dari harga  $x(kt)$  atau  $x(k)$  di mana  $k$  merupakan nol atau integer positif dan  $T$  adalah periode sampling, didefinisikan sebagai berikut,

$$\begin{aligned} X(z) &= Z[x(t)] = Z[x(kT)] = Z[x(k)] \\ &= \sum_{k=0}^{\infty} x(kT)z^{-k} = \sum_{k=0}^{\infty} x(k)z^{-k} \end{aligned}$$

Transformasi z seperti di atas disebut *one-sided z transform* atau transformasi z satu sisi. Lambang Z



mengandung arti " transformasi  $z$  dari ". Dalam transformasi  $z$  satu sisi, diasumsikan bahwa  $x(t) = 0$  untuk  $t < 0$  atau  $x(kT) = x(k) = 0$  untuk  $k < 0$ . Perlu dicatat bahwa  $z$  merupakan variabel kompleks.

Transformasi  $z$  dari  $x(t)$  di mana  $-\infty < t < \infty$ , atau  $x(k)$  di mana  $k$  harga-harga integer ( $k = \pm 1, \pm 2, \dots$ ), didefinisikan dalam persamaan berikut :

$$\begin{aligned} X(z) &= Z[x(t)] = Z[x(kT)] = Z[x(k)] \\ &= \sum_{k=-\infty}^{\infty} x(kT)z^{-k} = \sum_{k=-\infty}^{\infty} x(k)z^{-k} \end{aligned}$$

Transformasi  $z$  seperti di atas disebut " two-sided  $z$  transform" atau transformasi  $z$  dua sisi. Dalam transformasi  $z$  dua sisi, fungsi waktu  $x(t)$  diasumsikan tidak nol untuk  $t < 0$  dan *sequence* waktu  $x(kT)$  atau  $x(k)$  dianggap mempunyai harga tidak nol pada  $k < 0$ .

Dikarenakan transformasi  $z$ ,  $X(z)$ , adalah fungsi dari  $z^{-1}$  dalam literatur kadang-kadang digunakan  $X(z^{-1})$  sebagai pengganti notasi  $X(z)$ .

Dalam banyak aplikasi tehnik, transformasi  $z$  satu sisi memiliki penyelesaian bentuk tertutup ( *closed-form* ) yang lebih sesuai dalam daerah konvergensi. Bilamana  $X(z)$ , suatu deret tak hingga dalam  $z^{-1}$ , menuju suatu titik temu di luar lingkaran  $|z| = R$ , di mana  $R$  disebut sebagai jari-jari konvergensi absolut ( *radius of absolute convergence* ), dalam pemanfaatan metode transformasi  $z$  untuk

penyelesaian masalah waktu diskrit tidak perlu harus selalu menspesifikasikan harga-harga dari  $z$ .

$$X(z) = x(0) + x(2T)z^{-1} + x(T)z^{-2} + \dots + x(kT)z^{-k} + \dots$$

Persamaan di atas menyatakan bahwa transformasi  $z$  dari suatu fungsi waktu kontinyu  $x(t)$  bisa ditulis dalam suatu deret.  $z^{-k}$  dalam deret tersebut menunjukkan posisi pada suatu saat di mana amplitudo  $x(kT)$  terjadi. Sebaliknya, jika  $X(z)$  diberikan dalam bentuk deret seperti di atas, transformasi baliknya bisa didapat dengan menentukan suatu *sequence* fungsi  $x(kT)$  yang bersesuaian dengan harga-harga dari  $x(t)$  pada suatu saat waktu.

Jika transformasi  $z$  diberikan sebagai rasio dari dua polinomial dalam  $z$ , transformasi balik bisa didapat dengan beberapa metode yang berbeda, antara lain, *direct division method*, *computational method*, *partial-fraction-expansion method* dan *inversion integral method*. Integral balik (*inversion integral*) untuk transformasi  $z$  dari  $X(z)$  adalah sebagai berikut,

$$Z^{-1}[X(z)] = x(kT) = x(k) = \frac{1}{2\pi j} \int_C X(z) z^{k-1} dz$$

di mana  $C$  adalah lingkaran yang berpusat pada titik asal pada bidang  $z$  sehingga semua *pole* dari  $X(z)z^{k-1}$  berada di dalamnya.

### II.5.1. Pole dan Zero dalam bidang Z

Pada aplikasi metode transformasi  $z$  di bidang tehnik,  $X(z)$  bisa mempunyai bentuk,

$$X(z) = \frac{b_0 z^m + b_1 z^{m-1} + \dots + b_m}{z^n + a_1 z^{n-1} + \dots + a_n}$$

atau

$$X(z) = \frac{b_0 (z - z_1)(z - z_2) \dots (z - z_m)}{(z - p_1)(z - p_2) \dots (z - p_n)}$$

di mana  $p_i$  adalah pole-pole dari  $X(z)$  dan  $z_i$  adalah zero dari  $X(z)$ .

Letak-letak pole dan zero tersebut menentukan karakteristik dari  $x(k)$ . Seperti halnya dalam analisa bidang  $s$  pada sistem pengaturan waktu kontinyu, dalam menunjukkan letak pole dan zero pada  $X(z)$  juga digunakan gambar dari bidang  $z$ .

Dalam teknik pengaturan dan pemrosesan sinyal,  $X(z)$  sering dinyatakan sebagai rasio dari polinomial dalam  $z^{-1}$ , seperti berikut,

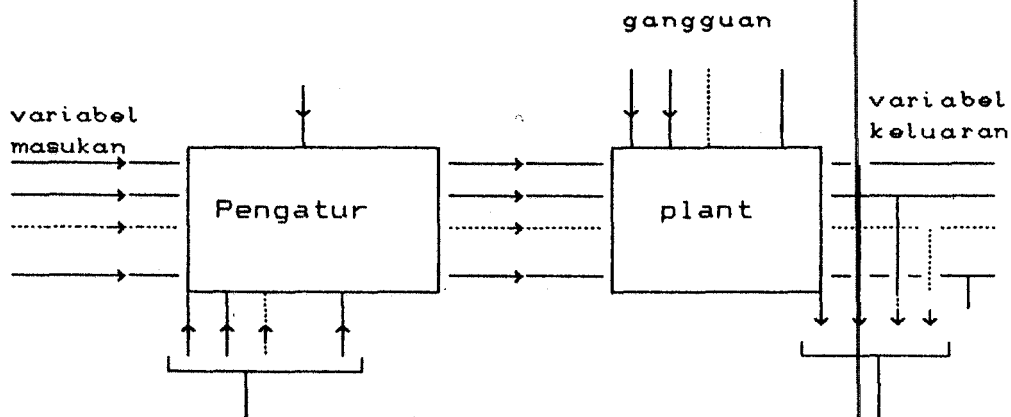
$$X(z) = \frac{b_0 z^{-(n-m)} + b_1 z^{-(n-m+1)} + \dots + b_m z^{-n}}{1 + a_1 z^{-1} + a_2 z^{-2} + \dots + a_n z^{-n}}$$

di mana  $z^{-1}$  diartikan sebagai operator penunda.

## 2.6. TEORI DASAR PENGATUR PID

Pengatur yang terletak diantara transmiter dan elemen pengaturan akhir berfungsi untuk menghasilkan actuating signal, yaitu dengan cara melakukan perbandingan antara sinyal proses yang dihasilkan transmiter dengan suatu harga set point. Sinyal yang dihasilkan oleh pengatur ini akan menggerakkan element pengaturan akhir dengan tujuan menghasilkan keluaran proses seperti yang diinginkan.

Pengaturan otomatis membandingkan harga yang sebenarnya dari keluaran plant dengan harga yang diinginkan, menentukan deviasi, dan menghasilkan suatu sinyal pengatur yang akan memperkecil deviasi sampai nol atau sampai suatu harga yang terkecil. Struktur sistem pengaturan secara umum digambarkan seperti gambar 2-10.



Gambar 2-10

Struktur umum sistem pengaturan

Ditinjau dari wawasan pengatur dapat diklasifikasikan

menjadi:

- pengatur analog (domain s)
- pengatur digital (domain z)

Jika ditinjau dari respons pengatur dapat pula pengatur diklasifikasikan sebagai berikut :

- pengatur on-off
- pengatur proportional (P)
- pengatur proporsional dan differensial (P+D)
- pengatur proportional dan integral (P+I)
- kontrol proportional dan differensial dan integral (P+I+D)

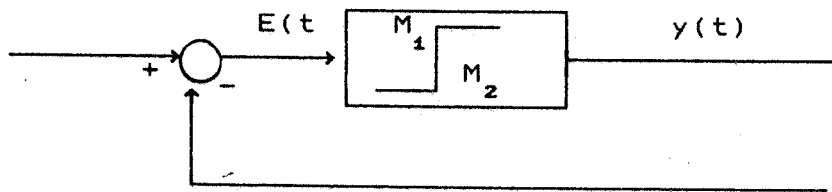
#### 2.6.1. Pengatur dua posisi atau 'on-off' analog

Dalam sistem pengatur dua posisi, element penggerak hanya mempunyai dua posisi tetap. Pengatur dua posisi relatif sederhana dan murah.

Misal sinyal keluaran adalah  $y(t)$  dan sinyal kesalahan penggerak  $e(t)$ . Pada pengatur dua posisi, sinyal  $y(t)$  akan tetap pada harga maksimum atau minimumnya, bergantung pada tanda sinyal penggerak, positif atau negatif sedemikian hingga

$$\begin{aligned} y(t) &= M_1 \text{ untuk } e(t) > 0 \\ &= M_2 \text{ untuk } e(t) < 0 \end{aligned} \quad (2-13)$$

di mana  $M_1$  dan  $M_2$  adalah konstanta. Diagram blok pengatur dua posisi ditunjukkan gambar 2-11



Gambar 2-11

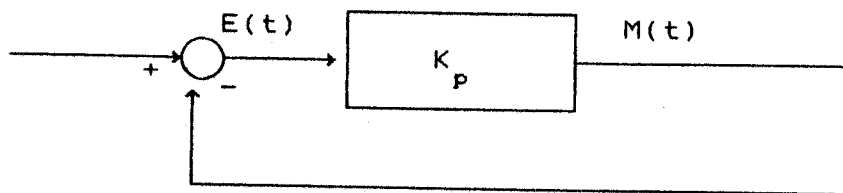
Pengendali dua posisi

### 2.6.2. Pengatur Proporsional

Untuk pengatur dengan aksi proporsional, hubungan antara keluaran pengatur  $y(t)$  dan sinyal kesalahan penggerak  $e(t)$  adalah

$$y(t) = K_p e(t) \quad (2-14)$$

di mana  $K_p$  adalah kepekaan proporsional atau penguatan. Mekanisme yang sebenarnya dan daya penggeraknya, pengatur proporsional pada dasarnya merupakan penguat dengan penguatan yang dapat diatur. Diagram blok pengatur proporsional ditunjukkan pada gambar 2.3.



Gambar 2-12

Pengatur Proporsional

### 2.6.3. Pengatur Integral

Pada pengatur dengan aksi pengaturan integral, harga

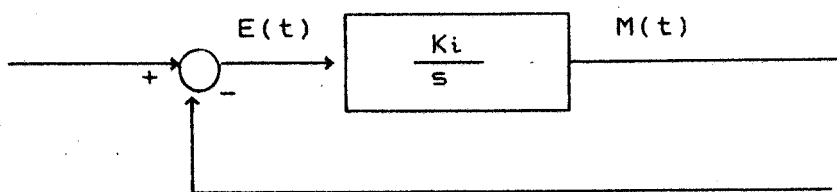
keluaran pengatur  $y(t)$  diubah dengan laju yang sebanding dengan sinyal kesalahan penggerak  $e(t)$ .

$$\text{Jadi, } \frac{dy(t)}{dt} = K_i e(t) \quad (2-15)$$

$$\text{atau } y(t) = K_i \int_0^t e(t) dt \quad (2.16)$$

dimana  $K_i$  adalah konstanta yang dapat diatur.

Jika harga  $e(t)$  diduakalikan, maka harga  $m(t)$  berubah dengan laju perubahan menjadi duakali semula. Gambar 2.4 menunjukkan diagram blok kontrol integral.



Gambar 2-13

Pengatur Integral

#### 2.6.4. Pengatur Proporsional dan Integral

Aksi pengatur proporsional dan integral didefinisikan dengan persamaan berikut

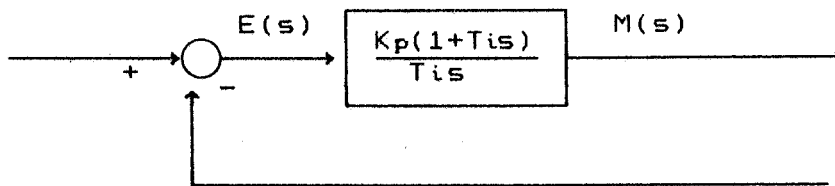
$$m(t) = K_p e(t) + \frac{K_p}{T_i} \int_0^t e(t) dt \quad (2-17)$$

atau fungsi alih pengatur adalah

$$\frac{M(s)}{E(s)} = K_p \left( 1 + \frac{1}{T_i s} \right) \quad (2-18)$$

di mana  $K_p$  menyatakan kepekaan penguatan proporsional, dan

$T_i$  menyatakan waktu integral. Gambar 2-14 menunjukkan diagram blok pengatur proporsional dan integral.



Gambar 2-14

Gabungan pengatur Proporsional dan Integral

### 2.1.5 Pengatur Proporsional dan Differensial

Aksi pengaturan dengan pengatur Proporsional dan differensial didefinisikan dengan persamaan berikut :

$$m(t) = K_p e(t) + K_p T_d \frac{de(t)}{dt} \quad (2-19)$$

dan fungsi alihnya adalah

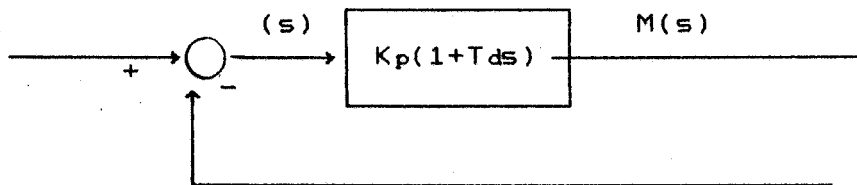
$$\frac{M(s)}{E(s)} = K_p (1 + T_d s) \quad (2-20)$$

di mana  $K_p$  menyatakan kepekaan proporsional dan  $T_d$  menyatakan waktu turunan. Aksi pengatur differensial, sering disebut pengatur laju (rate control), karena besar aliran kontroler sebanding dengan laju perubahan sinyal kesalahan penggerak.

Disamping mempunyai keunggulan dalam mendahului, aksi pengatur differensial mempunyai kelemahan dalam hal



memperkuat sinyal desing (noise) sehingga dapat menimbulkan saturasi pada aktuator. Blok diagram pengatur proporsional dan differensial ditunjukkan pada gambar 2-15



Gambar 2-15

Gabungan pengatur Proporsional dan Differensial

#### 2.6.6 Pengatur Proporsional Integral Differensial

Gabungan aksi pengatur proporsional, aksi pengatur differensial, dan aksi pengatur integral membentuk aksi pengatur proporsional-differensial-integral. Gabungan ini mempunyai keunggulan dibandingkan dengan masing-masing ketiga aksi pengaturan tersebut. pengaturan dengan aksi gabungan ini diberikan oleh persamaan :

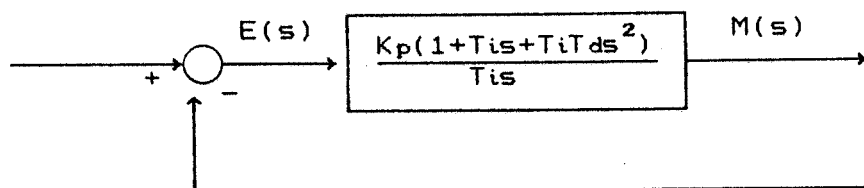
$$m(t) = K_p e(t) + K_p T_d \frac{de(t)}{dt} + \frac{K_p}{T_i} \int_0^t e(t) dt \quad (2-21)$$

atau fungsi alihnya adalah

$$\frac{M(s)}{E(s)} = K_p \left( 1 + T_d s + \frac{1}{T_i s} \right) \quad (2-22)$$

di mana  $K_p$  menyatakan kepekaan proporsional,  $T_d$  menyatakan waktu turunan, dan  $T_i$  menyatakan waktu integral. Diagram

blok pengatur proporsional differensial integral ditunjukkan pada gambar 2-16



Gambar 2-16

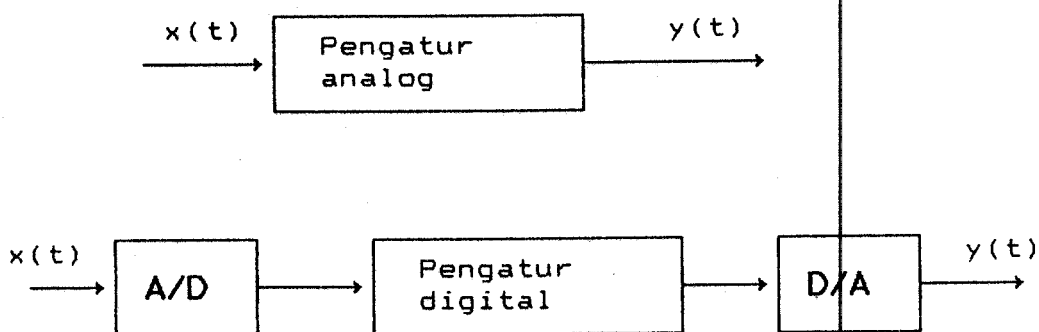
Gabungan pengatur proporsional, integral dan differensial

## 2.7 FILTER DIGITAL

Dalam ekivalen pengatur digital seperti terlihat pada gambar 2-17, sinyal input dikonversi ke sinyal digital, yang kemudian diproses oleh pengatur digital. keluaran dari pengatur digital kemudian dikonversikan kembali menjadi sinyal waktu kontinyu. Komputer dalam hal ini diprogram sedemikian rupa sehingga seluruh karakteristik dinamik dari pengatur digital ekivalen dengan pengatur analog. Pengatur pada dasarnya merupakan suatu kelas dari filter<sup>13)</sup>.

---

<sup>13)</sup> Ibid, hal 908



Gambar 2-17

## Ekivalen pengatur Digital

Ada beberapa metode yang biasa digunakan untuk mendapatkan ekivalen waktu diskrit dari sebuah filter waktu kontinyu (filter analog). Suatu ekivalen waktu diskrit dari filter waktu kontinyu harus memiliki karakteristik dinamik yang mendekati sama dengan filter waktu kontinyu yang asli. Karena itu ekivalen waktu diskrit dari suatu filter waktu kontinyu, diharapkan akan memiliki karakteristik-karakteristik respon frekwensi dan transient sedekat mungkin dengan filter waktu kontinyu. Namun dalam kenyataannya hal ini sulit untuk diwujudkan. Secara umum, karakteristik-karakteristik dari filter waktu kontinyu tergantung pada frekwensi sampling. Makin rendah frekwensi sampling, keakuratan dari waktu diskrit akan makin rendah.

### 2.7.1 PENDISKRITAN FILTER WAKTU KONTINYU

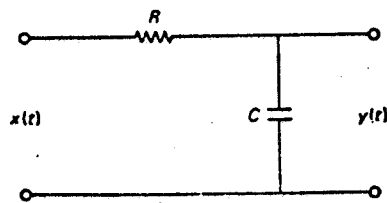
Ada beberapa metode yang bisa digunakan untuk

mendiskritkan suatu filter waktu kontinyu. Dalam tugas akhir ini metode yang akan digunakan adalah metode *Backward Difference*. Berikut ini dijelaskan mengenai metode tersebut.

Filter pada gambar 2-18 memiliki fungsi alih,

$$\frac{Y(s)}{X(s)} = \frac{1}{RCs + 1} = \frac{1}{s + a} \quad (2-23)$$

di mana  $a = 1/RC$



Gambar 2-18<sup>14)</sup>

Filter waktu kontinyu

Persamaan differensialnya,

$$\frac{dy}{dt} + ay = ax \quad (2-24)$$

$$\frac{dy}{dt} = -ay + ax \quad (2-25)$$

Kemudian kedua sisi dari persamaan 2-25 diintegrasikan dari 0 hingga  $t$

$$\int_c^t \frac{dy(t)}{dt} dt = -a \int_c^t y(t) dt + a \int_c^t x(t) dt$$

---

<sup>14)</sup> Ibid, hal 310

Ditentukan bahwa harga dari  $y(t)$  adalah setiap periode  $T$ .

Kemudian dengan mensubstitusikan  $kT$  untuk  $t$  didapat

$$\int_0^{kT} \frac{dy(t)}{dt} dt = -a \int_0^{kT} y(t) dt + a \int_0^{kT} x(t) dt$$

atau

$$y(kT) - y(0) = -a \int_0^{kT} y(t) dt + a \int_0^{kT} x(t) dt \quad (2-26)$$

Dengan cara yang sama, dengan mengubah  $kT$  ke  $(k-1)$  dalam persamaan (2-26) didapat

$$y((k-1)T) - y(0) = -a \int_0^{(k-1)T} y(t) dt + a \int_0^{(k-1)T} x(t) dt \quad \dots (2-27)$$

Dengan mengurangkan persamaan (2-27) ke persamaan (2-26), didapat,

$$y(kT) - y((k-1)T) = -a \int_{(k-1)T}^{kT} y(t) dt + a \int_{(k-1)T}^{kT} x(t) dt \quad \dots (2-28)$$

Sisi kanan dari persamaan (2-28) secara numerik bisa diintegrasi dengan berbagai metode. Namun dalam hal ini akan digunakan metode *backward difference*.

Integrasi dengan metode *backward difference* berarti bahwa pendekatan terhadap daerah

$$\int_{(k-1)T}^{kT} y(t) dt \quad \text{dan} \quad \int_{(k-1)T}^{kT} x(t) dt$$

dengan  $y(kT)T$  dan  $x(kT)T$ , (lihat gambar 2-19). Dengan demikian persamaan (2-28) bisa dituliskan seperti berikut:

$$y(kT) = y((k-1)T) - aT [y(kT) - x(kT)] \quad (2-29)$$

Transformasi  $z$  dari persamaan (2-29) adalah

$$Y(z) = z^{-1}Y(z) - aT [Y(z) - X(z)]$$

sehingga didapat

$$\frac{Y(z)}{X(z)} = G_D(z) = \frac{aT}{1 - z^{-1} + aT} = \frac{a}{\frac{1 - z^{-1}}{T} + a} \quad \dots (2-30)$$

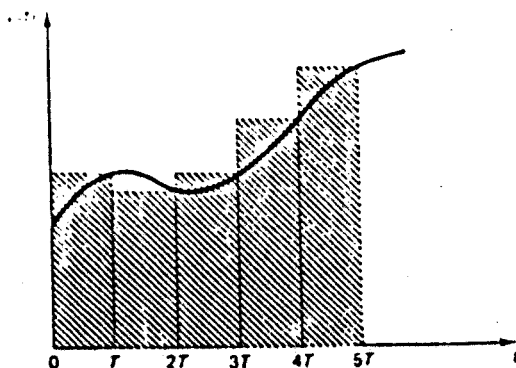
Dengan membandingkan persamaan (2-23) dan (2-30), nampak bahwa sisi kanan dari kedua persamaan tersebut akan identik jika

$$s = \frac{1 - z^{-1}}{T} \quad (2-31)$$

Persamaan (2-31) merupakan pemetaan dari bidang  $s$  ke bidang  $z$  jika metode *backward difference* digunakan untuk mendiskritkan.

Daerah kestabilan dalam bidang  $s$  dapat dipetakan ke dalam bidang  $z$  dengan menggunakan persamaan (2-20). Daerah kestabilan dalam bidang  $s$  diberikan  $\text{Re}(s) < 0$  dan mengacu pada persamaan (2-20), daerah kestabilan dari bidang  $z$

dapat dituliskan seperti berikut,



Gambar 2-19<sup>15)</sup>

Daerah pendekatan dengan  
metode backward difference

$$\operatorname{Re} \left[ \frac{1 - z^{-1}}{T} \right] = \operatorname{Re} \left[ \frac{z - 1}{Tz} \right] < 0$$

$T$  adalah positif dan  $z$  dituliskan sebagai  $\sigma + j\omega$ ,  
pertidaksamaan itu bisa dituliskan sebagai

$$\operatorname{Re} \left[ \frac{\sigma + j\omega - 1}{\sigma + j\omega} \right] < 0$$

atau

$$\begin{aligned} \operatorname{Re} \left[ \frac{(\sigma + j\omega - 1)(\sigma - j\omega)}{(\sigma + j\omega)(\sigma - j\omega)} \right] \\ = \operatorname{Re} \left[ \frac{\sigma^2 - \sigma + \omega^2 + j\omega}{\sigma^2 + \omega^2} \right] \end{aligned}$$

---

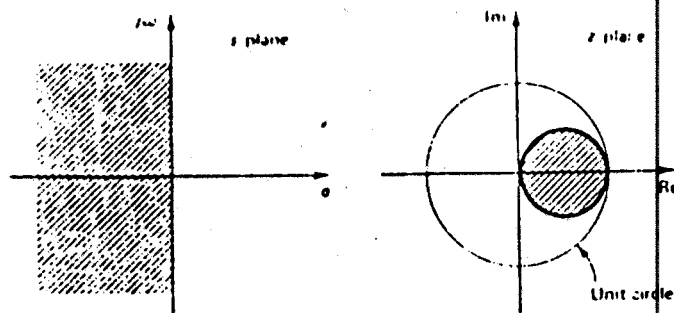
<sup>15)</sup> Ibid, hal 912

$$= \frac{\sigma^2 - \sigma + \omega^2}{\sigma^2 + \omega^2} < 0$$

yang kemudian dapat dituliskan seperti berikut

$$\left(\sigma - \frac{1}{2}\right)^2 + \omega^2 < \left(\frac{1}{2}\right)^2$$

Dengan demikian daerah kestabilan dapat dipetakan pada suatu lingkaran dengan pusat  $\sigma = \frac{1}{2}$ ,  $\omega = 0$  dan jari-jari  $\frac{1}{2}$ , seperti nampak pada gambar 2-20.



Gambar 2-20<sup>16)</sup>

Pemetaan dari setengah bagian kiri  
dari bidang  $s$  ke dalam bidang  $z$   
dengan  $s = (1-z^{-1})/T$   
Metode Backward Difference

Metode ini sederhana dan menghasilkan sebuah filter waktu diskrit yang stabil untuk sebuah filter waktu

<sup>16)</sup> Ibid, hal 314



kontinyu. ( Beberapa filter waktu kontinyu tak stabil dapat dipetakan ke dalam filter waktu diskrit yang stabil ). Dikarenakan daerah kestabilan dipetakan ke dalam sebuah lingkaran di dalam lingkaran satuan, maka akan timbul suatu cacat yang berarti pada karakteristik respon frekwensi dan transien dari filter waktu diskrit yang didapat dengan metode ini jika dibandingkan dengan karakteristik filter waktu kontinyu yang asli. Untuk mengurangi cacat tersebut, digunakan frekwensi sampling yang lebih besar.

# BAB III

## KOMUNIKASI DATA

### DAN INISIALISASI 8250

---

#### III.1. UMUM

Di dalam bab ini akan dibahas mengenai teori dasar komunikasi data serial, baik komunikasi *asynchronous* maupun *synchronous*, serial interface RS 232-C dan hal-hal yang dianggap menunjang sistem ini.

#### III.2. TRANSMISI DATA

Transmisi adalah suatu perpindahan informasi dari suatu tempat ke tempat lainnya. Suatu sistem transmisi yang lengkap terdiri atas suatu pemancar atau transmitter, media transmisi di mana informasi ditransmisikan, dan penerima atau receiver yang menghasilkan salinan output informasi pada tempat tujuan. Pada waktu perpindahan informasi melewati transmisi akan terdapat gangguan seperti bising atau noise serta sinyal-sinyal interferensi lain.

Dalam transmisi data dikenal tiga istilah yaitu *Simplex*, *Half-Duplex* dan *Full-Duplex* <sup>17)</sup>. Pada transmisi data *Simplex*, data hanya dikirim dalam satu arah, sedang

---

17) Hall, Douglas V., *Microprocessor and Interfacing: Programming and Hardware*, McGraw-Hill Book Company, Singapore, 1987, hal. 442

pada transmisi data *Half-Duplex* data ditransmisikan dalam dua arah tetapi secara bergantian. Sedangkan transmisi data *Full-Duplex* merupakan transmisi data dua arah di mana data diterima sistem sekaligus mengirimkan data dalam waktu yang sama.

Berdasarkan bentuk sinyal yang dikirim, transmisi dibagi menjadi dua, yaitu transmisi analog dan transmisi digital. Transmisi analog adalah transmisi sinyal secara kontinyu, seperti sinyal bunyi atau suara. Transmisi analog sangat peka terhadap noise dan distorsi. Transmisi digital adalah transmisi sinyal yang berupa aliran pulsa ON dan OFF. Pulsa tersebut dikenal dengan sebutan binary digit (bit).

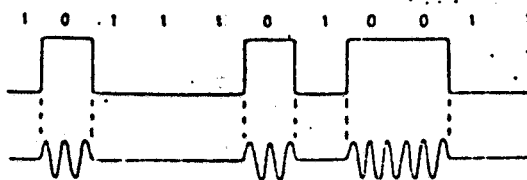
Sistem transmisi data dapat menggunakan transmisi analog maupun digital. Pada komunikasi data melalui kabel telephone, sinyal digital pada komputer harus diubah menjadi sinyal analog terlebih dahulu.

### III.3. METODE MODULASI

Pada dasarnya ada tiga metode modulasi data ke gelombang pembawa. Cara yang pertama adalah modulasi amplitudo (Amplitudo Modulation, AM), amplitudo gelombang pembawa divariasikan relatif terhadap pola bit yang ditransmisikan. Bentuk paling sederhana adalah ON-OFF keying. Di sini logika '1' ditransmisikan sebagai level rendah (OFF) dan logika '0' sebagai level tinggi (ON). Seperti

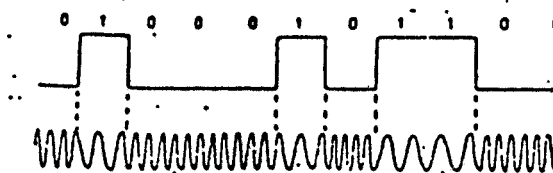
terlihat pada gambar 3-1 dan gambar 3-2.

Metoda kedua, berupa bentuk sederhana dari modulasi frekwensi (FM) yang disebut Frekwensi Shift Keying (FSK). Pengiriman logika '1' atau logika '0' dilakukan dengan berpindah-pindah antara frekwensi yang lebih rendah ke frekwensi yang lebih tinggi. Tentunya kedua frekwensi tersebut harus berada di dalam frekwensi jalur.



Gambar 3-1<sup>18)</sup>

AM/ON-OFF keying



Gambar 3-2<sup>19)</sup>

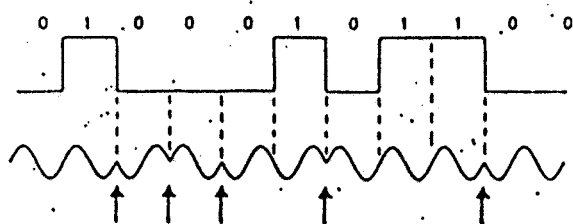
FM/Frekwensi Shift Keying

Metode ketiga adalah modulasi fase (PM). Untuk mengirim sebuah logika '0', gelombang pengirim data

18) Den Heijer, P. C., Komunikasi Data, Elex Media Komputindo, 1988, hal. 61

19) Ibid, hal 61

menghasilkan fase  $180^\circ$  misalnya, dan bila mengirim logika '1', fase yang dihasilkan berubah. Seperti terlihat pada gambar 3-3.



Gambar 3-3<sup>20)</sup>

Modulasi Fase

Dalam suatu sistem mikrokomputer, transmisi data selalu dilaksanakan secara paralel. Karena hal tersebut merupakan cara yang tercepat yang masih dapat dilakukan. Namun untuk transmisi jarak jauh, komunikasi data paralel akan membutuhkan banyak kabel, sehingga akan menimbulkan pemborosan. Oleh karena itu, transmisi data dengan jarak jauh data yang akan dikirimkan diubah dari bentuk paralel menjadi serial, sehingga data tersebut dapat dikirimkan hanya melalui sepasang kabel. Data yang diterima kemudian diubah kembali ke dalam bentuk paralel sehingga data tersebut dengan mudah dilewatkan pada bus komputer.

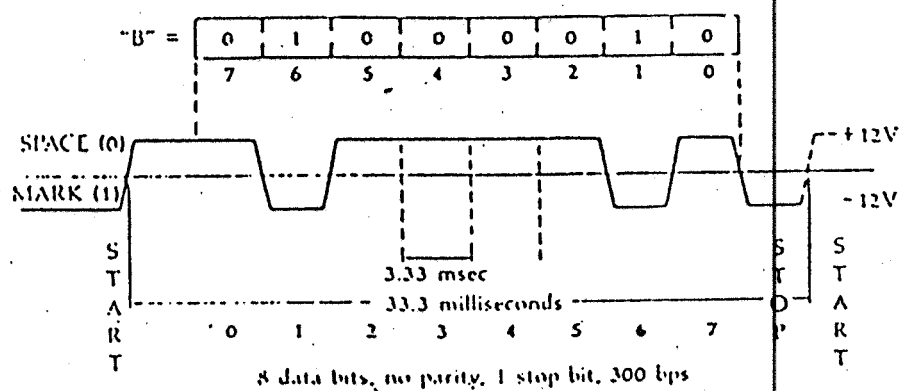
#### III.4. KOMUNIKASI ASYNCHRONOUS

---

<sup>20)</sup> Ibid, hal 62

Komunikasi *asynchronous* harus dioperasikan pada kecepatan yang sama antara kedua sisi hubungan. Kecepatan transmisi data diukur dalam satuan bit per second (bps).

Pada gambar 3-4 menunjukkan sinyal 300 bps, waktu yang dibutuhkan untuk mengirim setiap bit adalah 3,33 milidetik ( $1/300$  detik). Istilah baud juga digunakan selain bps. Secara teknis baud tidak sama dengan bps, tetapi dalam standard industri kedua pengertian tersebut mempunyai pengertian sama.<sup>21)</sup>



Gambar 3-4<sup>22)</sup>

Format data transmisi serial asynchronous

Setiap data karakter mempunyai start bit dan 1,  $1\frac{1}{2}$  atau 2 bit yang berfungsi sebagai stop bit. Selain itu

21) Kruglinski, David, Guide to IBM PC Communication, The Osborne/McGraw-Hill, 1986, hal. 41

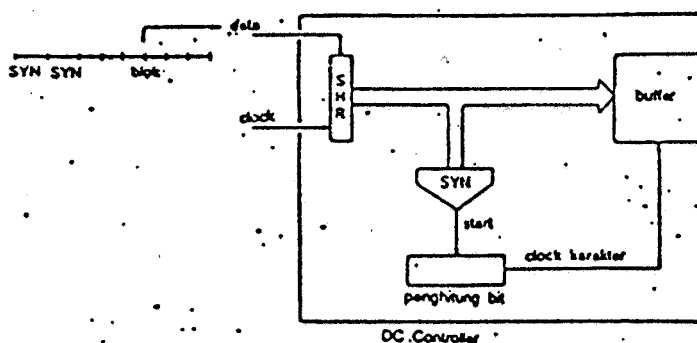
22) Ibid, hal 39

setiap data karakter juga dilengkapi dengan bit parity yang berfungsi untuk mendeteksi kesalahan data yang terjadi pada saat transmisi. Awal dari suatu data karakter ditunjukkan dengan adanya transisi dari keadaan 'mark' menuju keadaan 'space' selama waktu satu bit. Setelah start bit, bit-bit data dikirimkan satu persatu secara bergantian. Data dapat berisi 5, 6, 7 atau 8 bit tergantung pada sistem yang ada. Setelah itu, sinyal data akan berlogika '1' atau 'mark' selama paling sedikit waktu 1 bit untuk menunjukkan bahwa data karakter sudah berakhir, yang merupakan stop bit.

### III.5. KOMUNIKASI SYNCHRONOUS

Pada komunikasi *synchronous* tidak ada penambahan start atau stop bit, karena sinkronisasi dengan penerima dilakukan dengan cara lain. Data dikirimkan dalam bentuk blok-blok data. Untuk sinkronisasi, ditambahkan dua atau lebih karakter sinkronisasi di depan karakter pemula. Jika stasiun penerima telah sinkron bitnya maka semua bit karakter sinkronisasi bisa diterima. Pada tahap ini dilakukan pengecekan ke register penerima untuk melihat apakah register tersebut telah memuat *synchronisation character code* (SYN). Bila sudah ada karakter sinkronisasi di register, berarti bit berikutnya yang akan tiba merupakan bit pertama karakter berikutnya. Sehingga dengan demikian untuk kode delapan bit, satu karakter lengkap akan diterima delapan baud kemudian. Berikutnya yang akan

ditransmisikan kemungkinan adalah karakter untuk pengecekan dan pengolahan. Pelacakan karakter SYN dipakai untuk menolkan bit penghitung (counter bit) yang kemudian akan



Gambar 3-5<sup>23)</sup>

Karakter Sinkronisasi

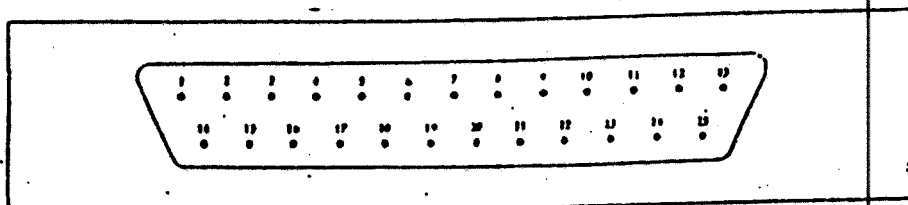
memberikan sinyal adanya karakter baru setelah interval delapan baud. Dengan cara inilah semua karakter dari satu blok diterima. Setiap pesan untuk transmisi harus didahului dengan sejumlah karakter sinkronisasi.

### III.6. RS-232C SERIAL INTERFACE

RS-232C adalah interface (antarmuka) antara Data Terminal Equipment (DTE) dan Data Communication Equipment (DCE). Karakteristik mekanik dari interface RS-232C menggunakan konektor DB-25 (konektor DB-9 pin untuk komputer PC/AT). Bentuk mekanik konektor DB-25 diperlihatkan pada gambar 3-6. Panjang kabel maksimum yang

<sup>23)</sup> Den Heijer, op. cit., hal. 28





Gambar 3-6<sup>24)</sup>

Konektor RS-232 pin male

diperkenankan adalah 50 feet (15m), sedang kapasitansi kabel maksimum adalah 2500 pF.

Pada tabel I ditunjukkan penomoran dan penamaan dari setiap pin-pin RS-232 C.

- PROTECTIVE GROUND (Gnd) DAN SIGNAL GROUND (SG), pin 1 dan pin 7

Pin 1 dihubungkan ke badan peralatan dan dihubungkan ke pembungkus kabel yang digunakan. Kabel bungkus yang ditanahkan digunakan untuk mengurangi interferensi noise frekuensi tinggi. Pin 7 merupakan sinyal ground referensi untuk semua pin, sehingga sangat penting. Interface tidak dapat bekerja tanpa ini sebab sinyal-sinyal yang ada belum terlengkapi.

24) Willen, David C., 8088 Assembler Language  
The IBM PC, Howard W. Sams & Co. Inc., Indiana 1983

Tabel I  
Konektor RS-232C dan definisi pin-pinnya

No.	KODE	FUNGSI	No.	KODE	FUNGSI
1	-	Protective case earth	13	SCTS	Secondary CTS
2	TxD	Transmit data	14	STxD	Secondary TxD
3	RxD	Receive data	15	-	Transmit Timing
4	RTS	Request to send	16	SRxD	Secondary RxD
5	CTS	Clear to Send	17	-	Receive Timing
6	DSR	Data Set Ready	18	-	Unassigned
7	-	Signal earth	19	SRTS	Secondary RTS
8	DCD	Data Carrier Detect	20	DTR	Data Terminal Ready
9	-	Testing	21	-	Signal Quality Detector
10	-	Testing	22	-	Ring Indicator
11	-	Unassigned	23	-	Data Signal Read Select
12	SDCD	Secondary DCD	24	-	Transmit Timing
			25	-	Unassigned

Salah satu kesulitan dari RS-232C adalah penggunaan kabel grounding yang terpisah. Sebagai contoh penggunaan kabel RS-232C di antara dua peralatan yang terpisah di mana Protective Ground terbuka, sedang Signal Ground dihubungkan pada setiap ujung keluaran terminal. Masalah akan terjadi karena adanya perbedaan potensial ground diantara kedua ujung tersebut, dan hambatan di kabel menyebabkan perbedaan potensial pada pin 7 pada ujung satu dan pin 7 pada ujung yang lainnya. Jika perbedaan ini cukup besar akan menyebabkan kesalahan dalam penerimaan data.

- TRANSMITTED DATA (TD) DAN RECEIVED DATA (RD), pin 2 dan 3  
Data Terminal Equipment mengirimkan data melalui pin 2 dan menerima data melalui pin 3. Sedang Data Communication Equipment (DCE) kirim pada pin 3 dan terima pada pin 2. Level sinyal RS-232C bukan level TTL, tegangan

positif antara 5 hingga 15 volt merepresentasikan logika 0, sedang tegangan negatif antara -5 hingga -15 volt merepresentasikan logika 1.

- REQUEST TO SEND (RTS) DAN CLEAR TO SEND (CTS), pin 4 dan pin 5

Terminal tidak dapat mengirim sebelum Clear to Send (CTS) diterima DCE. Sedang Request to Send (RTS) berfungsi sebagai pemberitahu persiapan akan ada pengiriman data.

- DATA SET READY (DSR) DAN DATA TERMINAL READY (DTR), pin 6 dan pin 20

Data Set Ready (Modem Ready) digunakan untuk memberikan petunjuk pada DTE bahwa modem telah dihubungkan dan dihidupkan dan bukan di mode tes. Data Terminal Ready (DTR) digunakan untuk memberitahu DCE bahwa DTE telah dihidupkan dan siap beroperasi. Pada aplikasi dial-data, Data Terminal Ready digunakan untuk membuat keadaan persamaan dengan on-hook. Jika digunakan untuk modem mode auto answer, DTR merupakan ring indikator untuk memberitahukan modem untuk menjawab panggilan kembali.

- RECEIVED LINE SIGNAL DETECTOR (DCD ATAU CD), pin 8

Sinyal ini biasa dinamakan Data Carrier Detect (DCD) atau Carrier Detect (CD). Modem menentukan DCD ketika menerima sebuah sinyal dari terminal yang menandakan

terminal siap beroperasi. Beberapa DTE memerlukan sebuah sinyal sebelum kirim atau terima data, dengan alasan ini penggunaan pin 8 selalu dihubungkan dengan pin 20 (DTR) yang berguna untuk menentukan bahwa DTE telah dihidupkan atau siap.

**- RING INDIKATOR (RI), pin 22**

Sinyal RI menyatakan bahwa DCE memberitahukan DTE bahwa phone berbunyi. Hampir semua modem didesain dengan menghubungkan ke jaringan telepon secara langsung. Hal ini berarti modem dapat menggunakan standard pensinyalan tegangan ringing, memberitahukan ringing ke DTE, dan menjawab (kondision hook) saat berbicara dengan DTE. Pin 22 diterima DCE ketika menerima sinyal ringing. RI akan benar (on) saat ada tegangan ringing, sedang diantara ringing, kondisi RI adalah salah (off). DTE menjawab panggilan telepon melalui modem melalui pin 20 (DTR). Kesepuluh pin yang disebutkan di atas sesuai dengan standard komunikasi serial asinkron RS-232C. Sedang pin-pin yang lain dapat dijelaskan sebagai berikut :

**- Pin 15, 17 dan 24**

Pin-pin ini digunakan untuk komunikasi serial sinkron. Pada komunikasi serial sinkron modem mengirim data 0 dan 1 pada setiap bit time, sehingga diperlukan kontrol waktu dari bit-bit tersebut dari DTE. Demikian pula pada modem

penerima harus mempunyai kesamaan waktu saat menerima. Pin 15 (Transmitter Signal Elemen Timing - DCE Source) dan pin 17 (Receiver Signal Elemen Timing - DCE Source) digunakan untuk keperluan ini. Pin 21 (Signal Quality Detector) menentukan kualitas

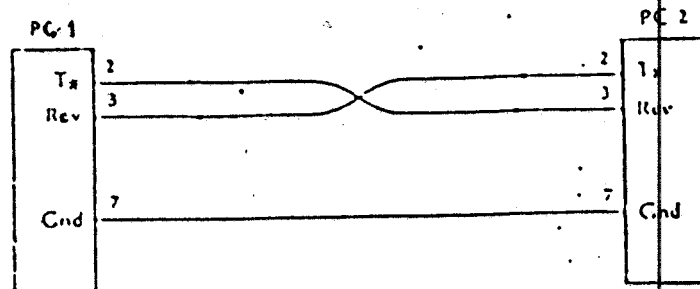
- DATA SIGNAL RATE SELECTOR, pin 23-SECONDARY CHANNEL, pin 12, 13, 14, dan 19

Beberapa modem dilengkapi dengan kanal primer dan sekunder. Ada lima sinyal sekunder yaitu : Secondary Transmit Data, Secondary Receive Data, Secondary Request to Send, Secondary Clear to Send, dan Secondary Received Line Signal Detector. Kelima kanal sekunder sinyal tersebut mempunyai fungsi yang sama kanal primer, perbedaan hanya laju datanya. Kanal transmisi primer digunakan untuk laju yang tinggi, sedang kanal transmisi sekunder untuk laju data yang rendah (75 bps).

Untuk komunikasi antar komputer tanpa modem (null modem) dengan RS-232C, hanya 8 sinyal yang diperlukan yaitu sinyal-sinyal TxD, RxD, RTS, CTS, DSR, Gnd, CD dan DTR.

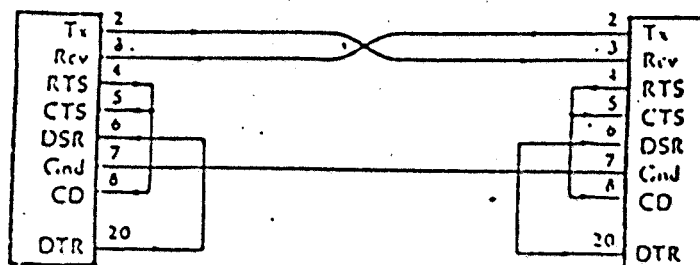
Hubungan pin-pin RS-232C untuk komunikasi antar komputer tanpa modem secara sederhana dapat dilihat pada gambar 3-7. Namun hubungan seperti tersebut tidak bisa digunakan pada setiap program komunikasi. Pin-pin RTS, CTS, DSR, CD dan DTR adalah sinyal yang dipakai untuk proses *hand-shaking* antara modem atau peralatan lain dengan

komputer.



Gambar 3-7<sup>25)</sup>

Hubungan RS-232 paling sederhana



Gambar 3-8<sup>26)</sup>

Bentuk umum hubungan RS-232C

25) Kruglinsky, op. cit., hal 181

26) Kruglinsky, loc. cit.

Beberapa program komunikasi akan memantau keadaan sinyal pada pin-pin tersebut dan hanya akan bekerja jika keadaan memenuhi syarat. Untuk itu maka hubungan RS-232C tanpa modem secara umum ditunjukkan pada gambar 3-8.

### III.6.1. KETERBATASAN RS-232C

Ada beberapa keterbatasan dari RS-232C di antaranya adalah:

#### 1. Batas Jarak

Problem utama dari RS-232C adalah keterbatasan jaraknya yang hanya 50 feet (15 m). Dengan kabel yang terlalu panjang laju data yang tinggi riskan akan kehilangan data. Batas jarak tidaklah terlalu mengalami kerugian yang serius jika menggunakan modem yang terkoneksi dengan line telepon atau radio tranceiver. Transmitter RS-232C menghasilkan tegangan antara +5 s/d +25 untuk keadaan space, dan tegangan antara -5 s/d -25 untuk keadaan mark. Level tegangan ini tidaklah sama dengan dengan level tegangan yang dipakai komputer atau terminal yang menggunakan standard logic TTL atau MOS. Hal ini berarti membutuhkan power supply tambahan (+ 12 volt) untuk mengatasi level RS-232C tersebut. Seperti diperlihatkan Gambar 2-6. penerima RS-232C hanya mau mengakui tegangan diatas +3 volt sebagai space dan tegangan dibawah -3 volt sebagai mark. Ketika sinyal berubah dari satu kondisi ke kondisi lainnya batas spesifikasi panjang waktu yang region tak terdefinisi adalah 4% dari sebuah perioda bit. Sebenarnya panjang kabel

yang ditentukan tergantung besarnya kapasitansi stray pada kabel yang menentukan rise time atau transition time dari sinyal. RS-232C membatasi kapasitansi stray tidak melebihi 2500 pF. Jadi jika kabel RS-232C mempunyai kapasitansi 40 hingga 50 per foot, maka batas panjang kabel RS-232C adalah 50 feet ( $2500/50 = 50$ ).

## 2. Kecepatan Transmisi Data

Batas kecepatan transmisi maksimum RS-232C adalah 20000 bps. Laju data antara komputer dan terminal yang terbaik adalah 9600 bps. Jadi amat sulit dan mahal memancarkan data yang tinggi (diatas 9600 bps) melalui jaringan telepon.

## 3. Level Ground

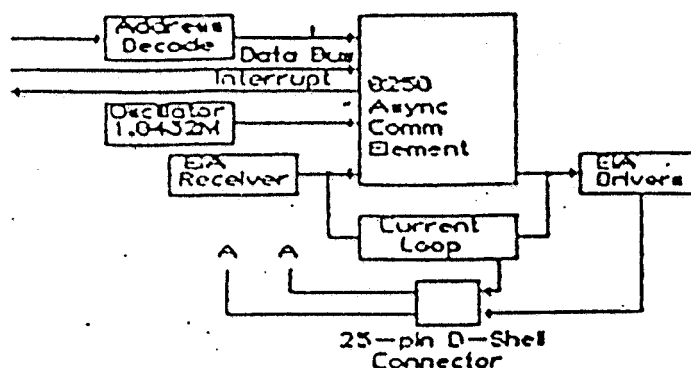
Kerugian ketiga dari RS-232C adalah masalah grounding. Masalah utama sebenarnya bukan terletak pada grounding dengan chassis, akan tetapi sinyal kontrol dan data menggunakan referensi sinyal ground yang sama (pin 7) maka terjadi perbedaan tegangan (unbalanced transmission). Jika terjadi perbedaan potensial antara kedua ujung kabel, maka pada sinyal akan terjadi kesalahan interpretasi.

## III.7. 8250 UART

Dalam melakukan komunikasi asinkronous pada IBM PC digunakan suatu *asynchronous communication adapter*, yang disebut 8250 UART (*Universal Asynchronous Receiver Transmitter*). Adapter tersebut berintikan chip INS8250 atau

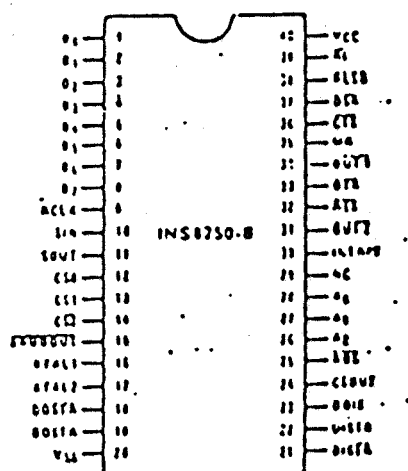


ekivalennya. Blok diagram asynchronous communication adapter diperlihatkan pada gambar 3-9. Sedang konfigurasi pin-pin 8250 diperlihatkan pada gambar 3-10.



Gambar 3-9<sup>27)</sup>

Blok diagram asynchronous communication adapter



Gambar 3-10

Konfigurasi pin-pin 8250 UART

27) IBM Personal Computer XT Technical Reference Manual, hal. 1-186

Adapter Chip ini menyediakan clock baud rate yang dapat diprogram untuk menghasilkan berbagai baud rate dari 50 hingga 9600. Selain itu juga menyediakan lima, enam, tujuh atau delapan bit karakter dengan 1, 1/2, atau 2 stop bit. Sebuah rangkaian internal disediakan untuk mempermudah pengoperasian dengan interupsi.

8250 memiliki 10 register 8 bit yang dapat diprogram, tetapi 10 register tersebut diakses lewat 7 port address. Untuk sebuah komunikasi serial yang sederhana hanya 6 register bisa dipergunakan. Transmitter holding register untuk menampung data yang baru diterima. Line control register dan line status register digunakan menginisialisasi dan memantau 8250. Dua buah register lain yang penting adalah baud rate divisor (low dan high byte) yang berguna untuk menentukan baud rate. Sisa 4 register yang belum disebut adalah register untuk modem control dan modem status yang berguna untuk operasi 8250 dengan modem.

### III.7.1. PENJELASAN PIN-PIN 8250

Pin-pin 8250 dikelompokkan dalam tiga bagian yaitu pin-pin input, output dan pin-pin input/output.

#### PIN-PIN INPUT

- CHIP SELECT ( CS0, CS1,  $\overline{\text{CS2}}$  ), pin 12 - 14

Apabila CS0 dan CS1 berlogika '1' serta CS2 berlogika '0',

maka 8250 akan enable. Proses chip select ini terjadi jika sinyal chip select yang telah terdecode di latch dengan aktif pin input ADS (Address Strobe).

- DATA INPUT STROBE (DISTR,  $\overline{\text{DISTR}}$ ), pin 22 dan 21

Logika '1' pada pin DISTR atau logika '0' pada pin  $\overline{\text{DISTR}}$  ketika chip enable akan menyebabkan CPU dapat membaca status informasi atau data dari register yang dipilih pada 8250. Karenahanya salah satu pin yang aktif (DISTR atau  $\overline{\text{DISTR}}$ ) untuk operasi pembacaan data tersebut, maka input  $\overline{\text{DISTR}}$  dihubungkan pada ground atau pin DISTR pada Vcc apabila tidak digunakan.

- DATA OUTPUT STROBE (DOSTR,  $\overline{\text{DOSTR}}$ ), pin 19 dan 18

Logika '1' pada pin DOSTR atau logika '0' pada pin  $\overline{\text{DOSTR}}$  ketika chip enable menyebabkan CPU dapat menulis data atau control word pada register yang dipilih pada 8250. Karena hanya salah satu pin yang aktif (DOSTR atau  $\overline{\text{DOSTR}}$ ) untuk pengoperasian data tersebut, maka input  $\overline{\text{DOSTR}}$  dihubungkan pada ground atau pin DOSTR pada Vcc apabila tidak digunakan.

- ADDRESS STROBE (ADS), pin 25

Logika '0' pada pin ini akan menyebabkan register yang dipilih (A0, A1, A2) dan sinyal chip select (CS0, CS1, CS2) dilatch. Aktifnya pin ADS ini diperlukan bilamana sinyal

pemilih register tidak stabil selama waktu durasi dari operasi pembacaan atau operasi penulisan. Bilamana tidak diperlukan input ADS dihubungkan dengan ground.

**- REGISTER SELECT (A0, A1, A2), pin 26 - 28**

Tiga buah sinyal input ini diperlukan untuk memilih salah satu dari 10 register yang terdapat dalam 8250 agar salah satu register tersebut dapat membaca atau menulis. Tabel II menunjukkan kondisi A0, A1, dan A2 untuk pemilihan 10 register tersebut. Dalam hal ini keadaan bit DLAB (Divisor Latch Acces Bit) yang merupakan MSB pada Line Control Register, menentukan pemilihan beberapa register tertentu pada 8250.

**- MASTER RESET (MR), pin 35**

Logika '1' pada pin ini akan mengosongkan semua register 8250 (kecuali Receive Buffer, Transmitter Holding, dan Divisor Latch Register) dan Logic Control pada 8250. Selain itu keadaan dari beberapa sinyal output (seperti SOUT, OUT1, OUT2, RTS, DTR) juga dipengaruhi oleh aktifnya input MR. Keadaan reset 8250 ini ditunjukkan pada Tabel II.

**- RECEIVER CLOCK (RCLK), pin 9**

Input ini merupakan 16 x clock baud rate untuk bagian receiver pada 8250.

Tabel II<sup>28)</sup>

Kondisi A0, A1, A2 untuk pemilihan  
register 8250

DLA0	A2	A1	A0	Register
0	0	0	0	Receiver Buffer (Read), Transmitter Holding Register (Write)
0	0	0	1	Interrupt Enable
X	0	1	0	Interrupt Identification (Read Only)
X	0	1	1	Line Control
X	1	0	0	Modem Control
X	1	0	1	Line Status
X	1	1	0	Modem Status
X	1	1	1	None
1	0	0	0	Divisor Latch (Least Significant Bit)
1	0	0	1	Divisor Latch (Most Significant Bit)

#### - CLEAR TO SEND (CTS), pin 36

Sinyal CTS merupakan sinyal kontrol modem di mana kondisi sinyal ini dapat dipantau dengan cara CPU membaca bit 4 dari modem status register. Bit 0 (DCTS) dari modem status register menunjukkan apakah keadaan input CTS telah selama pembacaan modem status register berubah, interrupt akan terjadi jika modem status interrupt enable.

#### - SERIAL INPUT (SIN), pin 10

28) *ibid*, hal 1-102

Merupakan serial data yang berasal dari hubungan komunikasi serial (modem, piranti komunikasi).

**- DATA SET READY (DSR), pin 37**

Logika '0' pada pin ini menunjukkan bahwa piranti komunikasi siap berkomunikasi dengan 8250. Sinyal DSR ini merupakan sinyal kontrol modem dimana kondisi sinyal ini dapat dideteksi oleh CPU dengan membaca bit ke 5 (DSR) dari modem status register. Bit 1 dari modem status register (DDSR) menunjukkan apakah sinyal DSR telah berubah selama pembacaan modem status register. Bilaman keadaan bit DSR dari modem status register berubah, interrupt akan terjadi apabila modem status interrupt enable.

**- RECEIVED LINE SIGNAL DETECT ( RLSD ), pin 38**

Logika '0' pada pin ini menandakan bahwa data carrier telah terdeteksi oleh modem atau data set. Sinyal RLSD ini merupakan sinyal input kontrol modem dimana kondisi sinyal ini dapat dideteksi oleh CPU dengan membaca bit 7 (RLSD) dari modem status register. Bit 3 (DRLSD) dari modem status register, menunjukkan apakah kondisi sinyal RLSD telah berubah selama pembacaan modem status register. Bilamana keadaan bit RLSD dari modem status register berubah, interrupt akan terjadi jika modem status interrupt enable.

**- RING INDICATOR ( RI ), pin 39**

Logika '0' pada pin ini menandakan bahwa sinyal

dering telepon telah diterima oleh modem atau data set. Sinyal RI ini merupakan sinyal input kontrol modem di mana

Tabel III<sup>29)</sup>

Kondisi Reset Komunikasi Asynchronous

Register/Signal	Reset Control	Reset State
Interrupt Enable Register	Master Reset	All Bits Low (0-3 Forced and 4-7 Permanent)
Interrupt Identification Register	Master Reset	Bit 0 is High, Bits 1 and 2 Low Bits 3-7 are Permanently Low
Line Control Register	Master Reset	All Bits Low
Modem Control Register	Master Reset	All Bits Low
Line Status Register	Master Reset	Except Bits 5 and 6 are High
Modem Status Register	Master Reset	Bits 0-3 Low Bits 4-7 - Input Signal
SOUT	Master Reset	High
INTRPT (RCVR Errors)	Read LSR/MR	Low
INTRPT (RCVR Data Ready)	Read RDR/MR	Low
INTRPT (RCVR Data Ready)	Read RR/Write THR/MR	Low
INTRPT (Modem Status Changes)	Read MSR/MR	Low
OUT 2	Master Reset	High
RTS	Master Reset	High
DTR	Master Reset	High

kondisi sinyal ini dapat dideteksi oleh CPU dengan membaca bit 6 (RI) dari modem status register. Bit 2 (TERI) dari modem status register menandakan apakah sinyal input RI telah berubah dari logika '0' ke logika '1' selama pembacaan modem status register. Bilamana bit RI dari modem status register berubah dari 0 ke 1, interrupt akan terjadi jika modem status interrupt enable.

29) Ibid, hal 1-196

- Vcc, pin 40

Catu tegangan sebesar + 5 volt DC.

- Vss, pin 20

Sinyal ground (0 volt DC) referensi.

#### PIN-PIN OUTPUT

- DATA TERMINAL READY ( DTR ), pin 33

Logika '1' pada pin ini memberitahu modem atau data set bahwa 8250 siap berkomunikasi. Sinyal output DTR dapat diset aktif LO dengan memprogram bit 0 (DTR) dari modem control register berlogika '1'. Ketika master reset terjadi, sinyal DTR di set berlogika '1'.

- REQUEST TO SEND ( RTS ), pin 32

Logika '0' pada pin ini akan memberitahukan modem atau data set bahwa 8250 siap untuk mengirim data. Sinyal output RTS ini dapat diset aktif LO dengan memprogram bit 1 (RTS) dari modem control register. Ketika master reset terjadi, sinyal RTS di set berlogika '1'.

- OUTPUT 1 ( OUT1 ), pin 34

User-designated output dapat diset aktif LO dengan memprogram bit 2 (OUT1) dari modem control register berlogika '1'. Sinyal OUT1 diset HI ketika operasi master reset berlangsung.



#### - OUTPUT 2 ( OUT2 ), pin 31

User-designated output dapat diset aktif LO dengan memprogram bit 3 (OUT1) dari modem control register berlogika '1'. Sinyal OUT1 diset HI ketika operasi master reset berlangsung.

#### - CHIP SELECT OUT ( CSOUT ), pin 24

Logika 1 pada pin menandakan bahwa 8250 telah enable dengan aktifnya input-output CS0, CS1, CS2.

#### - DRIVER DISSABLE ( DDIS ), pin 23

Pin ini akan berlogika '0' bilamana CPU sedang membaca data 8250. Logika '1' pada pin output DDIS dapat digunakan untuk menghentikan (disable) transmisi keluar (eksternal) kecuali jika CPU membaca data.

#### - BAUD OUT ( BAUDOUT ), pin 15

Merupakan sinyal clock sebesar 16 x baud rate pada bagian transmitter dari 8250. Besar sinyal clock ini sama dengan frekwensi oscillator pada 8250 dibagi dengan bilangan pembagi tertentu pada baud generator divisor latches.

BAUDOUT juga dapat digunakan pada bagian receiver dengan mengumpankan pin output ini pada pin input RCLK 8250.

#### - INTERRUPT ( INTRPT ), pin 30

Pin ini akan aktif bilamana tipe-tipe interrupt seperti *received error flag, received data available, transmitter holding register empty* dan *modem status* mempunyai kondisi '1' dan di-enable melalui IER. Sinyal INTRPT ini di-reset LO ketika sedang melayani permintaan interrupt tertentu dan ketika operasi *master reset* sedang terjadi.

Tabel IV<sup>30)</sup>

Pengaksesan register-register 8250

I/O Port Address	Input or Output	Register Selected
3F8H*	Output	Transmitter Holding Register
3F8H*	Input	Receiver Data Register
3F8H†	Output	Baud-Rate Divisor (LSB)
3F9H†	Output	Baud-Rate Divisor (MSB)
3F9H*	Output	Interrupt Enable Register
3FAH	Input	Interrupt-Identification Register
3FBH	Output	Line-Control Register
3FCH	Output	Modem-Control Register
3FDH	Input	Line-Status Register
3FEH	Input	Modem-Status Register

### III.7.2. PEMROGRAMAN 8250

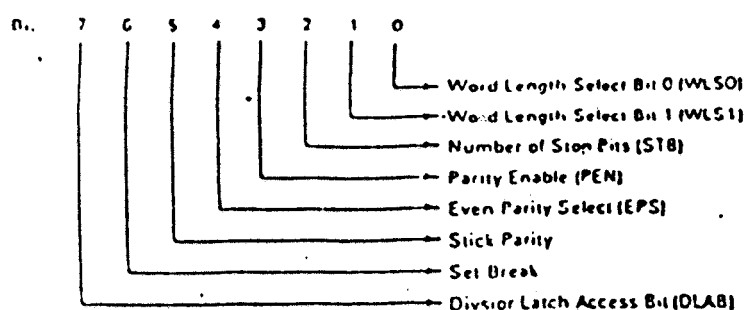
8250 mempunyai beberapa register yang dapat diakses dan diprogram sesuai dengan sistem komunikasi yang diinginkan. Pemrogram dapat mengakses atau memprogram register-register 8250 melalui CPU. Register-register tersebut dapat digunakan untuk mengontrol operasi 8250,

<sup>30)</sup> Ibid, hal 196

mengirim data dan menerima data. Daftar register 8250 dan pengalamatan untuk I/O ditunjukkan pada tabel IV. Berikut ini adalah keterangan masing-masing register tersebut.

### III.7.2.1 LINE CONTROL REGISTER

Register ini merupakan sarana untuk memprogram format data dari sistem komunikasi serial *asynchronous* yang diinginkan. Isi dari *Line Control Register* (LCR) ditunjukkan pada gambar 3-11 berikut



Gambar 3-11<sup>31)</sup>

Line Control Register

- Bit 0 dan 1 (Word Length Select Bit/ WLS0 dan WLS1)

Kedua bit ini menentukan jumlah bit atau dari setiap data karakter serial yang dikirimkan atau diterima 8250. Tabel V

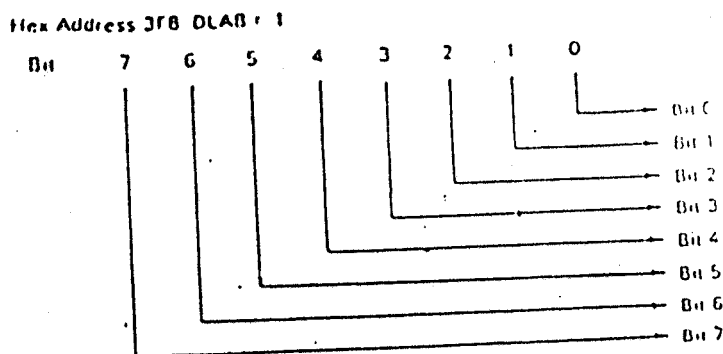
<sup>31)</sup> Ibid, hal 1-197

atau *write*. Ketika CPU mengakses *receiver buffer*, *transmitter holding register* atau *interrupt enable register*, bit 7 ini harus berlogika '0'.

### III.7.2.2 DIVISOR LATCH LEAST/MOST SIGNIFICANT BIT

#### (DLL DAN DLM)

8250 berisi *programmable baud rate generator* yang mampu membagi clock input dengan suatu pembagi dari 1 sampai  $(2^{16}-1)$ . Frekwensi output dari *baud generator* sebesar  $16 \times \text{baud rate}$  ( $\text{pembagi} = \text{frekwensi clock input} / (16 \times \text{baud rate})$ ). Dua *latch register* 8 bit digunakan untuk menyimpan pembagi dalam format 16 bit biner. *Divisor latch register* ini harus diakses selama proses inisialisasi agar

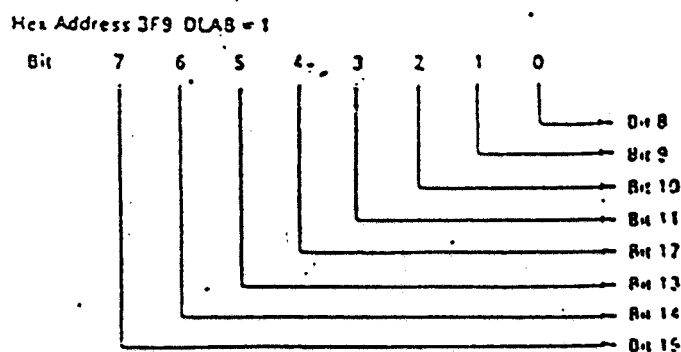


Gambar 3-12<sup>32)</sup>

Divisor Latch Least Significant bit (DLL)

<sup>32)</sup> Ibid, hal 1-199

operasi dari *baud rate generator* sesuai dengan yang diinginkan. Gambar 3-12 dan 3-13 menunjukkan konfigurasi dari 16 bit *latch register*.



Gambar 3-13<sup>33)</sup>

Divisor Latch Most Significant bit (DLM)

Frekwensi maksimum yang diperbolehkan pada baud rate generator 8250 adalah sebesar 3.1 MHz. Tabel VI menunjukkan angka-angka pembagi yang digunakan untuk menghasilkan macam-macam baud rate. Jadi nilai dalam tabel tersebut merupakan nilai-nilai yang harus diisikan pada Divisor Latch Most (DLM) dan Divisor Latch Least (DLL) Significant bit. Sebagai contoh baud rate yang diinginkan adalah 300 baud. Maka DLM diberi nilai 01H sedangkan DLL diberi nilai 80H.

<sup>33)</sup> Ibid, hal 1-200

TABEL VI<sup>34)</sup>

Angka-angka pembagi pada frekuensi clock 2 MHz

Desired Baud Rate	Value for Baud-Rate-Divisor Registers	
	MSB	LSB
50	09H	00H
75	06H	00H
110	04H	17H
134.5	03H	59H
150	03H	00H
300	01H	80H
600	00H	00H
1200	00H	50H
1800	00H	40H
2000	00H	3AH
2400	00H	30H
3600	00H	20H
4800	00H	18H
7200	00H	10H
9600	00H	0CH

### III.7.2.3. LINE STATUS REGISTER

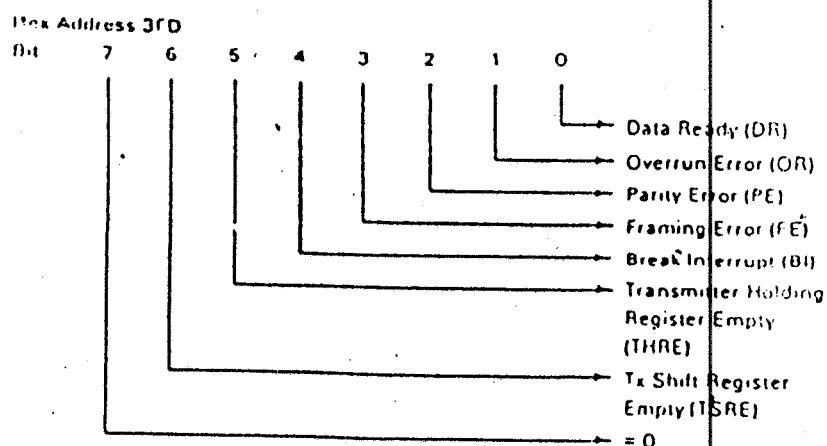
Register 8 bit ini memberikan informasi tentang status dari CPU yang berkaitan dengan perpindahan data. Isi *line status register* ditunjukkan pada gambar 3-14.

#### - Bit 0 (Data Ready/ DR)

Bit ini merupakan indikator dari receiver data ready (DR). Bit 0 ini akan di-set '1' bilamana karakter yang diterima sudah lengkap dan siap dikirimkan ke receiver buffer register. Bit '0' dapat di-reset berlogika '0' baik pada

<sup>34)</sup> Ibid, hal 1-200

saat CPU sedang membaca data pada receiver buffer register atau ketika CPU menulis logika '0' pada register ini.



Gambar. 3-14<sup>35)</sup>

#### Line Status Register

##### - Bit 1 (Overrun Error/ OE)

Bit ini merupakan indikasi adanya *overrun error*. Hal ini terjadi jika data yang ada pada receiver buffer register belum sempat terbaca oleh CPU namun receiver buffer register sudah diisi lagi dengan data yang baru sehingga data yang belum sempat terbaca hilang. Bit OE akan di-reset ketika CPU membaca isi line status register.

##### - Bit 2 (Parity Error/ PE)

Bit ini merupakan indikasi adanya *parity error*. Hal ini terjadi bilamana data yang diterima tidak mempunyai jumlah

<sup>35)</sup> Ibid, hal 1-201

parity yang tepat seperti ketika di-set pertama kali (genap/ganjil). Bit ini akan berlogika '1' ketika terjadi parity error dan di-reset saat line status register dibaca.

**- Bit 3 (Framing Error/ FE)**

Logika '1' pada bit ini menunjukkan bahwa *framing error* terjadi. Hal ini terjadi jika karakter yang diterima tidak mempunyai stop bit yang tepat. Bit ini di-reset pada saat line status register dibaca CPU.

**- Bit 4 (Break Interrupt)**

Bit ini merupakan indikator terjadinya *break interrupt* atau suatu interupsi yang menghentikan. Bit ini di-reset ketika CPU membaca line status register.

**- Bit 5 (Transmitter Holding Register Empty/ THRE)**

Bit ini menunjukkan bahwa 8250 siap menerima data karakter baru yang akan dikirim. Aktifnya bit ini dapat menyebabkan 8250 meng-interrupt CPU bilamana Transmitter Holding Register Empty dari Interrupt Enable Register di-set '1'. THRE di-set '1' bila data karakter sudah ditransfer ke transmitter shift register dan di-reset saat transmitter holding register dibaca CPU.

**- Bit 6 (Transmitter Shift Register Empty/ TSRE)**

Logika '1' pada bit ini menandakan bahwa Transmitter Shift



Register sedang menunggu adanya karakter dari Transmitter Holding Register. Bit ini di-reset pada saat transmitter holding register mengirim data ke transmitter shift register. Bit 6 ini merupakan bit yang hanya bisa dibaca.

**- Bit 7**

Bit ini selalu di-set '0'.

#### **III.7.2.4. INTERRUPT IDENTIFICATION REGISTER**

8250 merupakan rangkaian interrupt internal yang dapat dikendalikan/ diprogram dengan perangkat lunak. Selain itu interrupt pada 8250 ini juga dilengkapi dengan prioritas 4 tingkat (level) dengan urutan sebagai berikut :

Prioritas 1 : Receiver Line Status

Prioritas 2 : Received Data Ready

Prioritas 3 : Transmitter Holding Register Empty

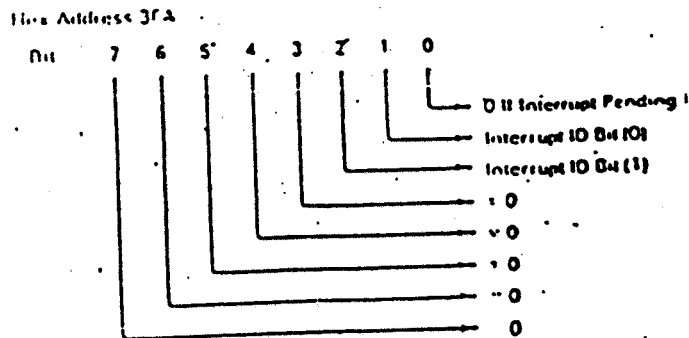
Prioritas 4 : Modem Status

Informasi tentang interrupt tersebut selalu dideteksi dan tipe dari prioritas interrupt disimpan pada interrupt identification register seperti ditunjukkan gambar 3-15. Kombinasi dari bit-bit 0, 1 dan 2 dari interrupt identification register ditunjukkan pada tabel VIII, sedangkan bit 3 sampai dengan 7 selalu di-set '0'.

#### **III.7.2.5. INTERRUPT ENABLE REGISTER (IER)**

Register 8 bit ini memungkinkan keempat bentuk

interrupt yang ada pada 8250 untuk secara terpisah mengaktifkan sinyal output INTRPT. Selain itu lewat register ini sistem interrupt yang ada juga dapat dimatikan



Gambar 3-15<sup>36)</sup>

#### Interrupt Identification Register

dengan cara me-reset bit 0 sampai bit 3 pada logika '0'. Keempat bentuk interrupt pada 8250 masing-masing dapat diaktifkan dengan cara men-set bit 0 sampai bit 3 yang sesuai dengan bentuk interrupt yang dikehendaki. Isi dari interrupt enable register ditunjukkan pada gambar 3-16.

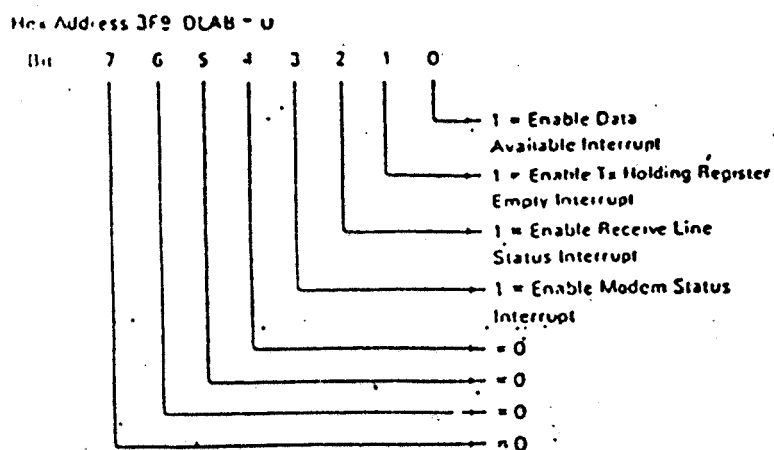
#### III.7.2.6. MODEM CONTROL REGISTER

Register ini digunakan untuk mengontrol modem. Isi dari modem control register seperti pada gambar 3-17.

Salah satu keistimewaan dari 8250 adalah adanya kemampuan untuk dioperasikan secara *looped back*. Pada mode

<sup>36)</sup> Ibid, hal 1-203

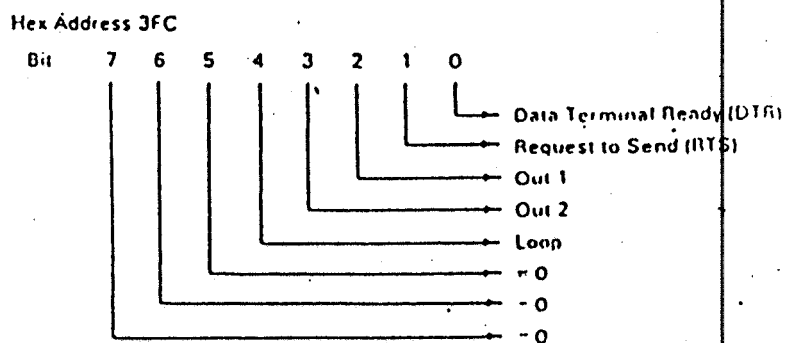
pengoperasian ini output serial akan diterima sendiri secara internal sebagai input serial. Pengaturan mode ini



Gambar 3-16<sup>37)</sup>

Interrupt Enable Register

pada bit 4 dari modem control register. Jika dioperasikan



Gambar 3-17<sup>38)</sup>

Modem Control Register

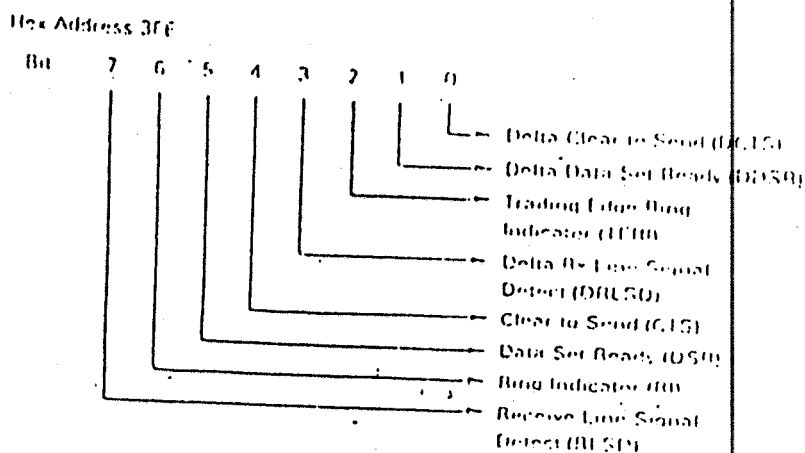
<sup>37)</sup> Ibid, hal 1-205

<sup>38)</sup> Ibid, hal 1-206

untuk serial komunikasi biasa bit ini di-set '0'. Namun jika dioperasikan secara *looped back* bit ini harus di-set '1'.

### III.7.2.7. MODEM STATUS REGISTER

Merupakan register 8 bit yang digunakan sebagai indikator dari pin-pin pengontrol modem. Empat bit dari modem status register ini digunakan untuk memberikan informasi tentang perubahan-perubahan yang terjadi pada pin-pin pengontrol modem. Bit-bit ini akan di-set '1' bilamana ada perubahan yang terjadi dan akan di-reset '0' pada saat CPU membaca modem status register ini. Bit-bit dari modem status register ditunjukkan pada gambar 3-18.



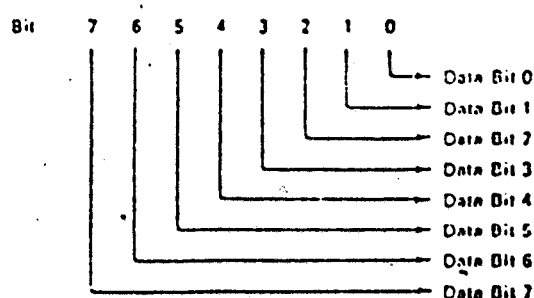
Gambar 3-18<sup>39)</sup>

Modem Status Register

<sup>39)</sup> Ibid, hal 1-208

### III.7.2.8. RECEIVER BUFFER REGISTER

Receiver buffer register berisi data karakter yang diterima. Bit 0 merupakan least significant bit dan pertama kali diterima. Receiver buffer register ditunjukkan pada gambar 3-19.



Gambar 3-19<sup>40)</sup>

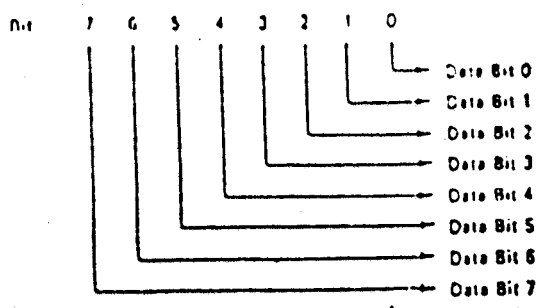
Receiver Buffer Register

### III.7.2.9 TRANSMITTER HOLDING REGISTER

Transmitter holding register berisi data karakter yang akan ditransmisikan secara serial. Bit 0 merupakan least significant bit dan ditransmisikan pertama kali. Transmitter holding register ditunjukkan pada gambar 3-20.

---

<sup>40)</sup> Ibid, hal 1-210



Gambar 3-20<sup>41)</sup>

Transmitter Holding Register

---

<sup>41)</sup> Ibid, hal 1-211

## BAB IV

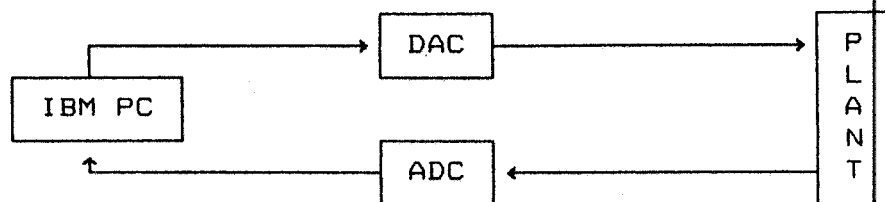
### PERENCANAAN DAN PEMBUATAN SISTEM

---

#### 4.1 PERANCANGAN SISTEM PENGATURAN

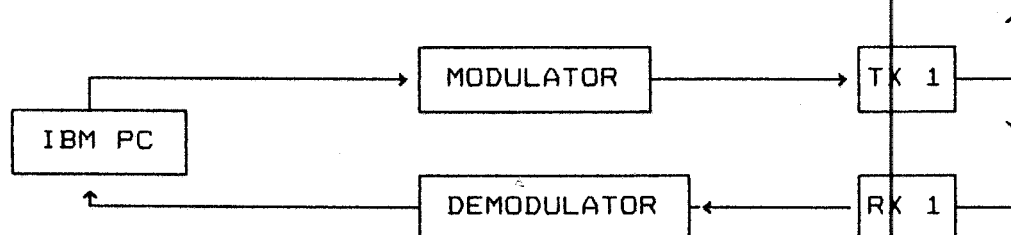
Sistem pengaturan ini dibuat dalam loop tertutup. Dalam tugas akhir ini akan dirancang dua sistem. Sistem yang pertama adalah pengaturan dari personal computer (PC) langsung ke plant, sedangkan pada sistem yang kedua antara plant dengan PC dihubungkan oleh gelombang radio. Namun pembahasan di sini hanya mengulas perancangan sistem yang kedua sesuai dengan tema pokok. Sistem yang pertama hanyalah untuk membandingkan hasil. PC dalam hal ini berfungsi sebagai pengatur. Jadi transmisi radio di sini berfungsi untuk mengirimkan sinyal kendali dan sinyal umpan balik.

Dirancangnya dua sistem ini adalah untuk membandingkan kedua sistem tersebut. Diagram blok untuk sistem yang pertama ditunjukkan pada gambar 4-1, sedangkan untuk yang kedua ditunjukkan pada gambar 4-2.

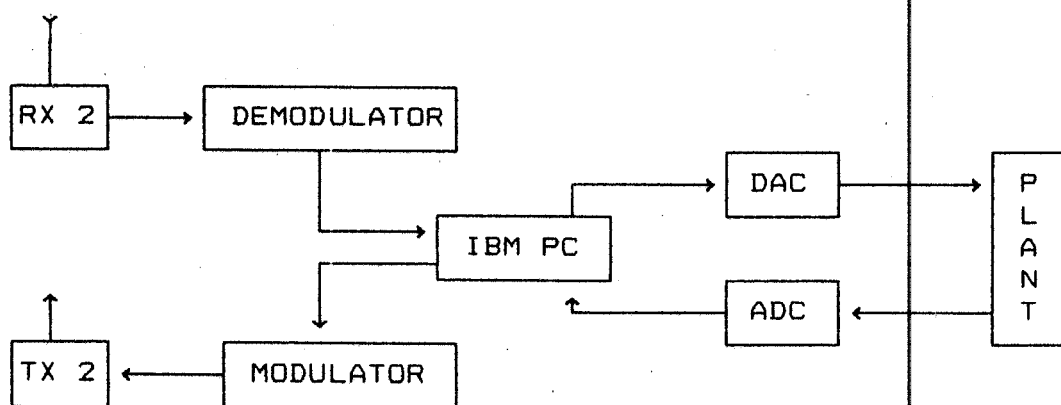


Gambar 4-1

Diagram blok sistem pengaturan langsung



(a)



Gambar 4-2 (b)

Sistem pengaturan tanpa kabel

(a) Unit pengatur pusat

(b) Unit plant



Dari gambar 4-2 nampak ada dua pasang pemancar dan penerima. TX 1 berfungsi untuk mengirimkan sinyal kendali yang kemudian diterima oleh RX 2. Sedangkan TX 2 berfungsi untuk mengirimkan sinyal umpan balik yang kemudian diterima oleh RX 1.

#### 4.2. PERHITUNGAN WAKTU PROSES PENGATURAN

Dalam sistem pengaturan ini waktu paling banyak digunakan untuk transmisi data. Data yang dikirimkan adalah sinyal kendali dan sinyal umpan balik. Data-data ini dikirimkan secara serial dalam format data tujuh bit, ditambah satu start bit, satu stop bit dan satu bit parity check. Sehingga satu frame terdiri atas sepuluh bit.

Perangkat modem (modulator-demodulator) mempunyai kemampuan untuk menangani data hingga kecepatan 300 baud.

Untuk menghitung besarnya waktu yang dibutuhkan dalam melakukan setiap loop operasi pengaturan, perlu dihitung waktu yang diperlukan untuk transmisi data. Dimana data tersebut adalah data sinyal kendali dan sinyal umpan balik. Sebelum data-data tersebut ditransmisikan, perlu dilakukan operasi matematis agar data-data tersebut dapat dikirimkan dalam frame yang telah ditentukan data. Setelah melewati operasi matematis tersebut, dapat ditentukan waktu yang diperlukan untuk mentransmisikan seluruh data.

#### 4.2.1 OPERASI MATEMATIS TRANSMISI DATA

Dikarenakan sinyal kendali maupun sinyal umpan balik merupakan data float yang memiliki 32 bit sedangkan format pengiriman data serial adalah tujuh bit, maka untuk mempertahankan akurasi data perlu dilakukan pemecahan data.

Data-data yang telah dipecah ini nantinya menjadi data bertipe *character* yang mempunyai delapan bit. Satu bit adalah *don't care* sehingga jumlah bit data adalah tujuh bit. Pemecahan data adalah sebagai berikut,

suatu nilai data  $u(t) = 1.765432$  dipecah menjadi

$$u_1 = \text{integer}(1.765432 \times 10)$$

$$= 17$$

$$u_2 = \text{integer}(u(t) \times 1000 - u_1 \times 100)$$

$$= 65$$

$$u_3 = \text{integer}(u(t) \times 100000 - (u_1 \times 10000 + u_2 \times 100))$$

$$= 43$$

Data-data tersebut kemudian dikirimkan dalam tiga tahap. Sehingga untuk satu nilai data dikirimkan dalam tiga frame data yang terdiri atas  $3 \times 10$  bit atau 30 bit. Karena dalam satu kali loop operasi harus dikirimkan satu harga sinyal kendali dan satu harga sinyal umpan balik, maka jumlah bit seluruhnya adalah 60 bit.

Dengan kemampuan modem 300 baud, maka waktu yang diperlukan untuk transmisi data adalah,

$$1/300 \times 60 = 0.2 \text{ detik}$$

waktu ini ditambah dengan waktu pemrosesan data sebesar 0,07 detik. Sehingga total waktu untuk satu kali loop operasi adalah 0.27 detik. Untuk itu waktu sampling ditentukan sebesar 0.3 detik.

#### 4.3. KARAKTERISTIK PLANT

Plant yang digunakan dalam tugas akhir ini adalah Process Trainer PT 326. Process Trainer PT 326 adalah suatu model dan simulasi dari suatu proses dan pengaturannya, yaitu pengaturan temperatur proses. Model ini memiliki karakteristik dasar yang hampir mendekati sama dengan proses sesungguhnya di mana dimungkinkan simulasi kelambanan jarak atau kecepatan (*distance and velocity lag*), kelambanan pemindahan (*transfer lag*), tanggapan sistem, pengaturan proporsional dan sebagainya. Kecepatan tanggapan relatif antara perubahan harga masukan dengan harga yang diukur pada keluaran dapat diperlihatkan dengan suatu osiloskop atau recorder.

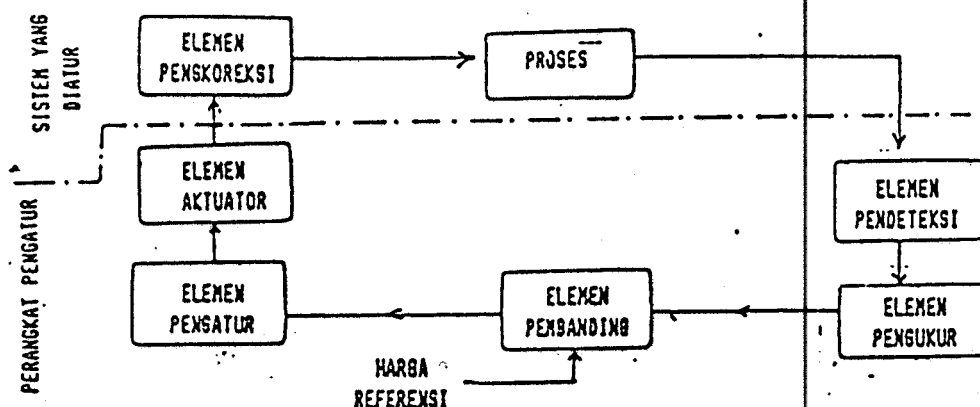
Pada modul ini udara diambil dari atmosfer dan oleh suatu blower sentrifugal udara ini dilewatkan pada suatu elemen pemanas kemudian melalui suatu tabung panjang dikeluarkan kembali ke atmosfer. Simulasi proses berlangsung dalam tabung panjang yang berupa suatu aliran udara panas dengan temperatur tertentu kemudian diukur dan dibandingkan dengan temperatur yang diinginkan pada

masukannya. Perbedaan yang dihasilkan akan membangkitkan suatu sinyal pengatur yang mana akan menentukan besarnya catu daya listrik pada elemen pengoreksi, yaitu suatu elemen pemanas yang dipasang dekat blower.

Elemen-elemen pengukur dan pengatur pada modul ini menggunakan rangkaian-rangkaian penguat operasi terintegrasi (IC Op-amp) yang cukup linier dan memiliki catu daya tersendiri.

#### 4.3.1. GAMBARAN UMUM PT 326

Elemen-elemen dasar dari Process Trainer PT 326 tampak pada gambar 4-3. Berikut ini akan dibahas gambaran umum untuk modul percobaan Process Trainer PT 326.



Gambar 4-3

Diagram blok Process Trainer PT 326

### 1. Pencatutan

Modul PT 326 ini dicatu oleh catu utama dengan tegangan 220-250 volt AC atau 110-120 volt AC yang dapat diatur pada saklar yang berada di bagian bawah panel depan. Saklar utama, lampu neon indikator, sikring 2 ampere dan 200 m. Ampere terdapat di sisi kanan dari modul.

### 2. Panel Muka

Elemen-elemen yang terdapat di dalam modul digambarkan dengan diagram blok pada panel muka. Suatu penutup dapat dipasang pada panel muka sehingga hanya memperlihatkan penyetelan pengatur proporsional band.

### 3. Proses

Ungkapan ini digunakan untuk menggambarkan suatu perubahan fisika maupun kimia atau suatu konversi energi yang meliputi perubahan tekanan, perubahan temperatur atau kecepatan suatu aliran, kecepatan reaksi proses, tinggi cairan dalam tangki dan sebagainya. Dalam hal ini temperatur udara yang mengalir dalam tabung proses mengalami kenaikan dari temperatur ruang mencapai 60 °C.

### 4. Elemen Deteksi

Suatu termistor dipasang pada ujung suatu probe yang dapat disisipkan ke dalam aliran udara panas pada salah

satu lubang deteksi yang berjarak masing-masing 1.1 in (28 mm), 5.5 in (140 mm) dan 11 in (279 mm) dari elemen pemanas.

## 5. Elemen Pengukur

Thermistor merupakan salah satu elemen tahanan dari suatu rangkaian jembatan tahanan yang setimbang pada suhu  $40^{\circ}\text{C}$ . Tegangan keluaran dari rangkaian jembatan dikuatkan oleh suatu penguat dc yang menghasilkan suatu tegangan yang bervariasi dari 0 sampai +10 V untuk suatu perubahan suhu dari  $30^{\circ}\text{C}$  sampai  $60^{\circ}\text{C}$ . Keluaran dari elemen pengukur ini dapat diamati melalui socket Y di bagian panel muka.

## 6. Hasil Pengukuran dan Harga Referensi

Sinyal keluaran dari elemen pengukur dapat dibaca pada alat pengukur yang merupakan suatu voltmeter. Sedangkan harga referensi dapat diatur secara otomatis. Harga referensi ini dapat diatur secara internal maupun eksternal dengan memberikan tegangan masukan antara 0 V sampai -10 V melalui socket D di panel muka.

## 7. Harga Gangguan

Dengan mengoperasikan saklar INTERNAL SET VALUE DISTURBANCE akan didapat suatu gangguan fungsi step pada harga masukan secara internal.

## 8. Elemen Pembanding

Suatu Op-Amp penjumlah digunakan untuk membandingkan antara harga pengukuran dari rangkaian penguat jembatan dengan harga masukan referensi. Kedua sinyal tersebut mempunyai polaritas yang berlawanan, yakni tegangan negatif untuk sinyal masukan referensi dan tegangan positif untuk sinyal pengukuran.

## 9. Pengaturan Kontinyu

### 10.1. Pengaturan Internal

Pengaturan ini memberikan aksi yang sebanding dengan proporsional band yaitu harga deviasi yang akan menyebabkan keluaran dari pengatur akan bervariasi sekitar kemampuan penuh dari elemen pengatur yang diekspresikan sebagai suatu prosentasi jangkauan elemen pengukur.

### 10.2. Pengatur Eksternal

Proportional Band dapat diatur sehingga proses pengaturan dapat dilakukan oleh pengatur di luar rangkaian dari PT 326.

## 11. Elemen Aktuator

Dalam setiap proses, elemen ini menghasilkan suatu keluaran yang dapat berupa daya listrik, gerakan mekanik dan lain sebagainya di mana level keluarannya diatur oleh elemen pengatur. Dalam PT 326 elemen aktuatornya berupa

catu daya variabel yang dapat menghasilkan daya 15 sampai 80 watt dan pemanas listrik dengan besar tahanan nominal 110 ohm. Panas yang dihasilkan tergantung daya dari daya listrik yang dihubungkan oleh thyristor. Catu daya ini berupa rangkaian thyristor dengan sudut sulut yang dapat dikendalikan. Panas yang dihasilkan dipindahkan melalui udara yang mengalir dan laju panas yang dipindahkan tergantung pada suhu yang dihasilkan oleh elemen pemanas listrik, kecepatan aliran udara, jumlah udara yang mengalir, temperatur ruang dan sebagainya.

#### 4.3.2. IDENTIFIKASI PROSES TRAINER PT326

Dari data pada saat percobaan dengan posisi saklar sebagai berikut :

- Sudut bukaan katub udara  $40^{\circ}$
- Termistor pada 11"

maka data tersebut di-estimasiakan untuk mendapatkan model yang valid. Dari data tersebut dipilih data dengan kombinasi  $N_a$ ,  $N_b$  dan delay yang menghasilkan Varian Residu yang minimum, dengan menggunakan kriteria *Akaike* dan *Final Prediction Error* (FPE).

Dari tabel di bawah ini dilakukan pemilihan kombinasi  $N_a$ ,  $N_b$  dan delay model bagi implementasi untuk keperluan pengendalian. Sehingga model yang dipilih adalah model yang dapat diimplementasikan dan juga harus mempunyai error yang masih bisa ditolerir. Tabel tersebut didapat dengan



menggunakan input PRBS yang mempunyai amplitudo 3 volt. Dengan berbagai nilai  $N_a$ ,  $N_b$  dan delay didapat data - data seperti tabel VII.

Tabel VII  
Hasil identifikasi

No	a1	a2	a3	b1	b2	b3	d	FPE	PSEE	FPE_PSEE
1	-0.9652	-	-	0.0850	0.0547	-	1	0.0181	699.07	12.632
2	-0.9672	-	-	0.0809	0.0262	-	2	0.0291	690.17	20.055
3	-0.9827	-	-	0.0333	0.0074	-	3	0.0349	802.47	28.055
4	-1.0076	-	-	0.0343	-	-	1	0.0315	1782.88	56.095
5	-0.9873	-	-	0.0558	-	-	2	0.0288	702.06	20.214
6	-0.9884	-	-	0.0260	-	-	3	0.0339	770.54	26.125
7	-0.9392	-	-	0.1074	0.0796	0.0264	1	0.0181	699.07	12.632
8	-0.9584	-	-	0.0891	0.0350	0.0087	2	0.0303	731.77	22.164
9	-0.9813	-	-	0.0347	0.0878	0.0014	3	0.0354	812.11	28.726
10	-2.5221	1.5854	-	0.1496	-	-	1	0.0847	1212.24	102.729
11	-1.4455	0.4616	-	0.0401	-	-	2	0.0296	691.30	20.449
12	-1.3021	0.3094	-	0.0093	-	-	3	0.0299	672.36	20.096
13	-1.37051	0.4221	-	0.070275	0.04727	-	1	0.0074	481.14	3.560
14	-1.2652	0.2875	-	0.0547	0.0095	-	2	0.0285	683.61	19.484
15	-1.3211	0.3279	-	0.0056	-0.0011	-	3	0.0321	669.22	21.447
16	-1.2927	0.3392	-	0.1061	0.0509	0.0057	1	0.0201	598.35	12.016
17	-1.3391	0.3588	-	0.0494	0.0033	-0.0017	2	0.0310	711.29	22.011
18	1.7038	-2.5760	-	0.2818	0.1010	0.0264	3	0.3384	840.90	284.558
19	-1.6494	1.1157	-0.4467	0.0831	-	-	1	0.0286	730.47	20.911
20	-1.4672	0.5626	-0.0819	0.0364	-	-	2	0.0317	678.46	21.538
21	-1.1568	0.1148	0.0518	0.0147	-	-	3	0.0334	718.67	24.006
22	-1.4204	0.5244	-0.0642	0.1022	0.0367	-	1	0.0213	620.05	13.178
23	-1.1383	0.1096	0.0562	0.0710	0.0141	-	2	0.0305	696.96	21.221
24	-33.5454	42.6246	-10.1676	-1.7631	-0.2139	-	3	31.6902	688.76	2182.634
25	-1.4102	0.5146	-0.0639	0.1024	0.0376	0.0006	1	0.0212	619.53	13.143

Dari tabel tersebut model yang paling baik adalah mode nomor 13. Dengan harga parameter-parameteranya,

$$\theta(k) = (a_1, a_2, b_1, b_2)$$

di mana konstanta  $a_1 = -1.370510$  ,  $a_2 = 0.422100$  ,  
 $b_1 = 0.070275$  , dan  $b_2 = 0.047266$ .

Jadi persamaan diskrit dari model adalah :

$$y(k) = -1.37051y(k-1) + 0.4221y(k-2) + 0.070275u(k-2) \\ + 0.047266u(k-3)$$

.....(4-1)

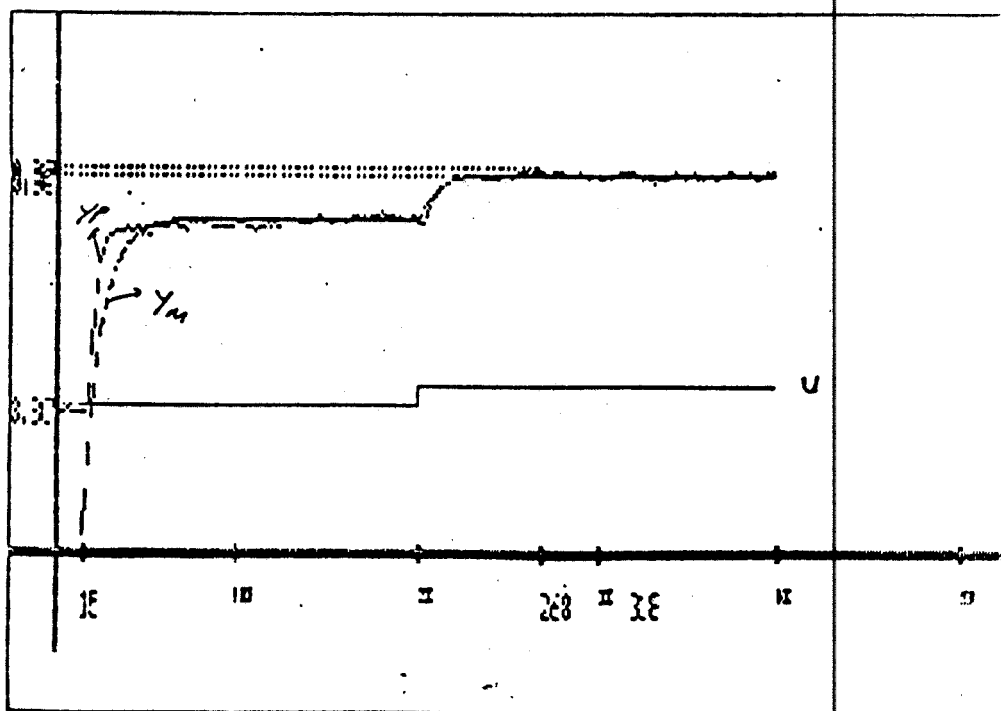
Dari persamaan (4-1) dengan sinyal masukan berupa unit step fungsi dengan amplitudo yang besarnya 3.8 volt pada data 15 sampai 200 dan 4.3 volt untuk selanjutnya didapat respon seperti pada gambar 4-4 .

Dari gambar tersebut terlihat bahwa output plant dan output model hasil identifikasi hampir sama untuk input dalam range tersebut. Untuk input antara 3.75 volt sampai 4.3 volt menghasilkan output antara 43° C sampai 57° C yang merupakan titik kerja linier dari Proccess Trainer PT 326. Karena dari model yang didapatkan jika diberikan sinyal input lebih dari 4.3 volt atau kurang dari 3.75 volt, output model dan output plant tidak sama lagi.

#### 4.3.3 PERHITUNGAN PENYAMPLINGAN SINYAL PADA PLANT

Dari identifikasi didapat fungsi alih plant dalam  $z^{-1}$  sebagai berikut,

$$G(z^{-1}) = C(z^{-1}) = \frac{0.073469 z^{-1} + 0.05208 z^{-2}}{1 - 1.329189 z^{-1} + 0.38601 z^{-2}} \dots (4-2)$$



Gambar 4-4

Perbandingan antara keluaran model  
keluaran plant

Identifikasi ini diperoleh dengan periode penyamplingan  $T = 0.1$  s.

Karena bentuk tersebut didapat dengan  $T_s = 0.1$  s, perlu dilakukan suatu analisa apakah  $T_s = 0.3$  s memenuhi syarat sesuai teorema penyamplingan. Untuk itu harus diketahui frekwensi alami ( $\omega_n$ ) dari sistem tersebut dengan mendapatkan bentuk kontinyunya dalam s.

Identifikasi tersebut menggunakan perangkat Analog

to Digital dan Digital to Analog dilengkapi dengan *hold* dan mempunyai fungsi  $G_h(z^{-1}) = 1 - z^{-1}$ .

$$Z(G_h(s)G_p(s)) = \frac{0.073469z + 0.052085}{z^2 - 1.329189z + 0.38601}$$

$$= \left[ \frac{0.073469z^2 + 0.052085z}{(z-0.901)(z-0.42864)(z-1)} \right] \frac{(z-1)}{z}$$

dengan *inverse transform* menggunakan metode *Partial-Fraction-Expansion* didapat

$$Z(G_h(s)G_p(s)) = (1-z^{-1})Z \left[ \frac{18.802698 - 0.093928s}{s(s+1)(s+8.471)} \right]$$

$$G_h(s)G_p(s) = \frac{1 - e^{-Ts}}{s} \left[ \frac{18.802698 - 0.093928s}{(s+1)(s+8.471)} \right]$$

dari bentuk persamaan tersebut bisa didapat besarnya

$$\omega_n^2 = 8.471 \rightarrow \omega_n = 2.91 \text{ rad/s}$$

$$\omega_n = 2\pi f_n = 2.91 \text{ rad/s}$$

$$f_n = 2.91/2\pi$$

$$= 0.46 \text{ Hz}$$

berdasarkan teorema penyamplingan  $f_s > 2f_n$  maka untuk memenuhi syarat tersebut,

$$f_s > 2 \times 0.46 \text{ Hz}$$

$$f_s > 0.92 \text{ Hz}$$

maka besarnya periode sampling,

$$T_s < 1/0.92 \text{ s}$$

$$T_s < 1.087 \text{ s}$$

Dari perhitungan di atas bisa ditarik kesimpulan bahwa periode penyamplingan sebesar 0.3 detik masih memenuhi syarat teorema penyamplingan.

#### 4.3.4. PENGAMATAN SPEKTRUM PLANT

Dengan memanfaatkan perangkat lunak *Digital Signal Processing* dilakukan suatu pengamatan spektrum dari plant. Plant tersebut dengan  $T_s = 0.3$  detik memiliki fungsi alih,

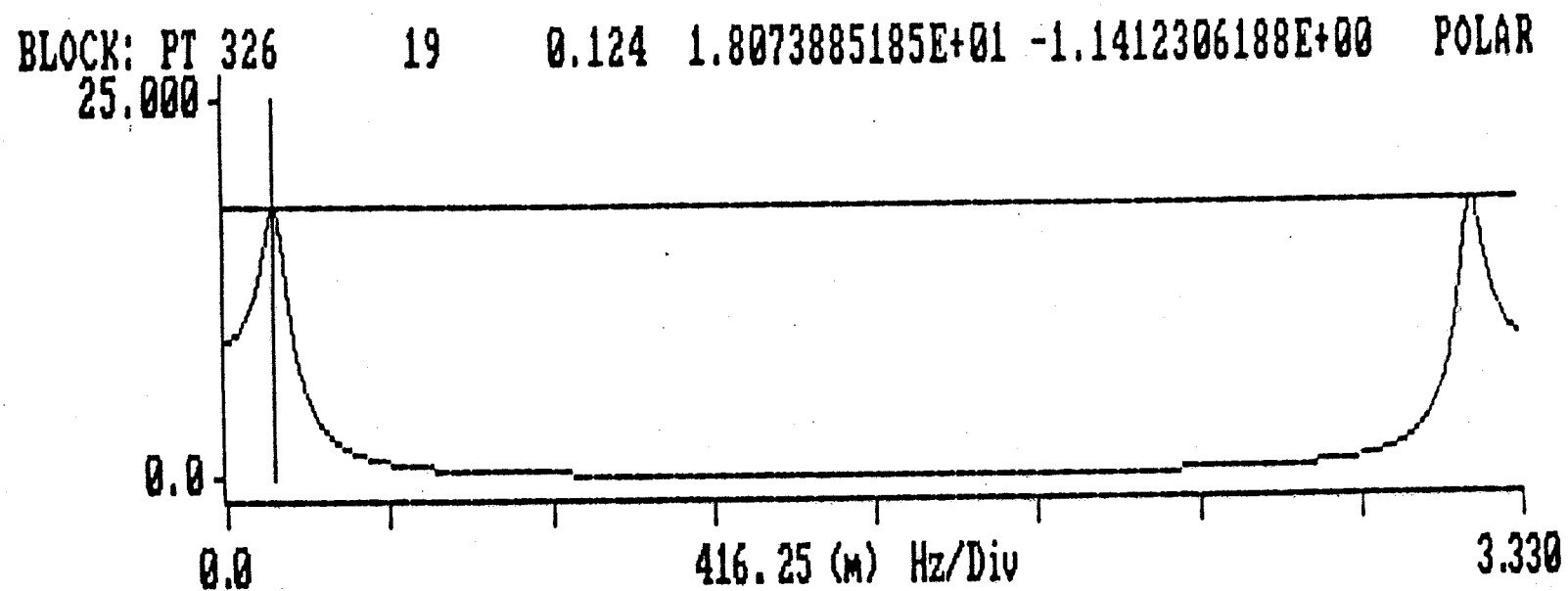
$$G(z) = \frac{0.3704 z^{-1} + 0.15944 z^{-2}}{1 - 1.8198 z^{-1} + 0.8783 z^{-2}}$$

Bentuk spektrum tersebut ditunjukkan pada gambar 4-5. Spektrum frekwensi tersebut merupakan suatu hasil analisa dengan frekwensi sampling sebesar 3.33 Hz. Nampak bahwa dengan frekwensi 3.33 Hz tersebut tidak terjadi suatu overlapping. Dengan demikian penyamplingan tersebut memang telah memadai untuk plant. Dari spektrum tersebut juga nampak bahwa frekwensi resonansi terulang setiap interval  $f_s$  atau dalam radian setiap  $\omega_s$  rad/s.

#### 4.4. PERANCANGAN PENGATUR PID

Dalam waktu kontinyu pengatur PID memiliki fungsi alih sebagai berikut :

$$H_{PID}(s) = K \left[ 1 + \frac{1}{T_i s} + \frac{T_d s}{1 + T_d s} \right] \quad (4-2)$$



Gambar 4-5

Spektrum frekwensi plant

di mana :

$K$  = konstanta penguatan proporsional

$T_i$  = konstanta integrasi

$T_d$  = konstanta turunan

Karena dalam tugas akhir ini pengatur yang digunakan sepenuhnya adalah pengatur digital, bentuk tersebut harus dijadikan bentuk diskrit. Untuk keperluan tersebut digunakan metode *backward difference method* (lihat 2.7.1) di mana  $s$  (turunan) didekati dengan  $(1-z^{-1})/T_s$ . Dalam penyelesaian persamaan ini,  $z^{-1}$  akan digantikan oleh notasi  $q^{-1}$  yang merupakan sebuah *delay (backward shift) operator*, sehingga menjadi  $(1-q^{-1})/T_s$ . Sedangkan  $\frac{1}{s}$  (integrasi) dengan  $T_s/(1-q^{-1})$  sehingga didapat,

$$\frac{1}{T_i s} = \frac{T_s}{T_i} \frac{1}{1 - q^{-1}}$$

$$T_d s = \frac{T_d}{T_s} (1 - q^{-1})$$

$$\frac{1}{1 + T_d s} = \frac{1}{1 + \frac{T_d}{T_s} (1 - q^{-1})}$$

$$= \frac{\frac{T_s}{T_d + T_s}}{1 - \frac{T_d}{T_d + T_s} q^{-1}}$$

$$H_{\text{PID}} = \frac{R(q^{-1})}{S(q^{-1})}$$

$$= K \left[ 1 + \frac{T_s}{T_i} \frac{1}{1 - q^{-1}} + \frac{\frac{T_d}{T_d + T_s} (1 - q^{-1})}{1 - \frac{T_d}{T_d + T_s} q^{-1}} \right]$$

....(4-3)

Ekspansi dalam rasio dua polinomial didapat dengan menjumlahkan tiga unsur. Polinomial  $R(q^{-1})$  dan  $S(q^{-1})$  dalam bentuk :

$$\frac{R(q^{-1})}{S(q^{-1})}$$

$$R(q^{-1}) = r_0 + r_1 q^{-1} + r_2 q^{-2}$$

$$S(q^{-1}) = (1 - q^{-1})(1 + s_1 q^{-1})$$

di mana

$$s_1 = - \frac{T_d}{T_d + T_s}$$

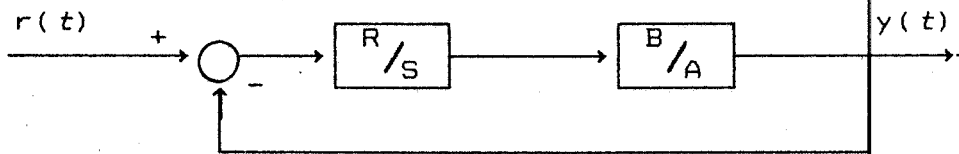
$$r_0 = K \left[ 1 + \frac{T_s}{T_i} - s_1 \right]$$

$$r_1 = K \left[ s_1 \left[ 1 + \frac{T_s}{T_i} - 2 \right] - 1 \right]$$

$$r_2 = -2Ks_1$$



Blok diagramnya dalam sistem waktu kontinyu adalah seperti pada gambar 4-6 berikut



Gambar 4-6

Diagram blok sistem waktu kontinyu

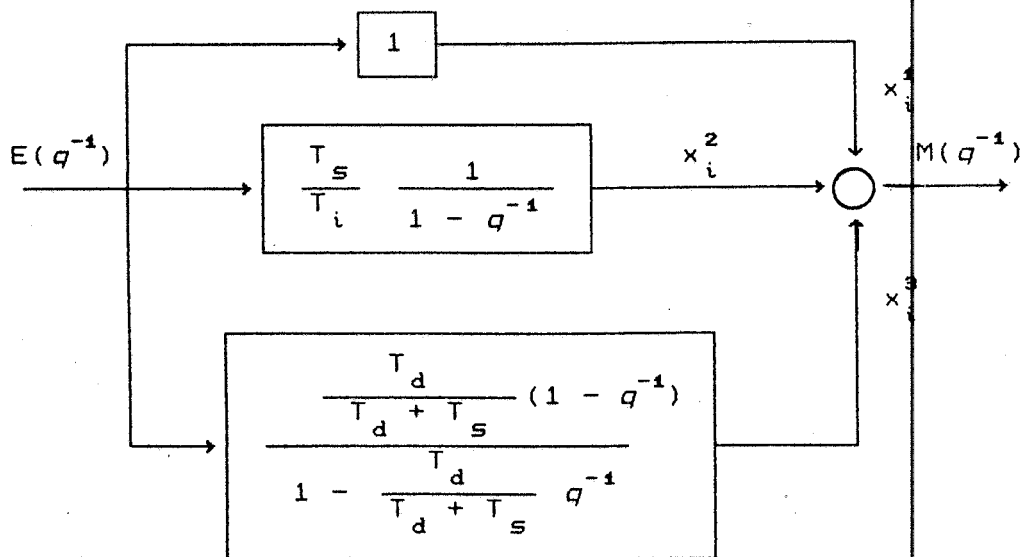
Sehingga persamaannya dalam loop tertutup adalah,

$$\begin{aligned}
 H_{CL} &= \frac{B(q^{-1})R(q^{-1})}{A(q^{-1})S(q^{-1}) + B(q^{-1})R(q^{-1})} \\
 &= \frac{B(q^{-1})R(q^{-1})}{P(q^{-1})}
 \end{aligned}$$

di mana  $P(q^{-1})$  dipilih dalam bentuk

$$P(q^{-1}) = 1 + p_1 q^{-1} + p_2 q^{-2}$$

Pengaturnya dalam algoritma komputer adalah seperti pada gambar 4-7 berikut,



Gambar 4-7

Diagram blok pengatur PID

Sehingga dalam bentuk komputasi

$$x_i^1 = 1$$

Proporsional

$$x_i^2 = \left[ e_i + x_{i-1}^2 \right] \frac{T_s}{T_i}$$

Integral

$$x_i^3 = \frac{T_d}{T_d + T_s} \left[ x_{i-1}^3 + e_i - e_{i-1} \right]$$

Differensial

$$m_i = x_i^1 + x_i^2 + x_i^3$$

#### 4.4.1 PERHITUNGAN PARAMETER PID

Agar sistem memberikan respons sesuai yang

dikehendaki, perlu ditentukan parameter-parameter dari pengatur. Perhitungan untuk menentukan parameter-parameter pengatur diberikan dalam persamaan berikut ini,

$$\begin{aligned} P(q^{-1}) &= 1 + p_1 q^{-1} + p_2 q^{-2} = A(q^{-1})S(q^{-1}) + B(q^{-1})R \\ &= (1 + a_1 q^{-1} + a_2 q^{-2})(1 - q^{-1})(1 + s_1 q^{-1}) + \\ &\quad (b_2 q^{-1} + b_2 q^{-2})(r_0 + r_1 q^{-1} + r_2 q^{-2}) \end{aligned}$$

$$p_1 = b_1 r_0 + s_1 + a_1 - 1$$

$$p_2 = b_2 r_0 + b_1 r_1 + s_1(a_1 - 1) + a_2 - a_1$$

$$0 = b_2 r_1 + b_1 r_2 + s_1(a_2 - a_1) - a_2$$

$$0 = b_2 r_2 - a_2 s_1$$

$$D = (a_1 - 1)b_1 b_2^2 - b_2^3 - [a_2 - a_1]b_1^2 b_2 - a_2 b_1^3$$

$D \neq 0$  jika  $A(q^{-1})$  dan  $B(q^{-1})$  tidak memiliki faktor-faktor sama.

$$\begin{aligned} r_0 &= \frac{1}{D} \{ [p_1(a_1 - 1) - p_2 + a_1 - 1 - a_1^2 + a_2] b_2^2 + \\ &\quad a_2(a_1 - 1 - p_1) b_1^2 + [p_1(a_1 - a_2) + a_1^2 + a_1 a_2] b_1 b_2 \} \end{aligned}$$

$$\begin{aligned} r_1 &= \frac{1}{D} \{ [p_2(a_1 - a_2) + p_1 a_2 + (a_1 - a_2)^2] b_1 b_2 + \\ &\quad (-p_2 a_2 + a_2^2 - a_1 a_2) b_1^2 + [p_1(a_2 - a_1) - a_2 a_1 + a_1^2] b_2^2 \} \end{aligned}$$

$$\begin{aligned} r_2 &= \frac{1}{D} \{ [a_2(a_1 + p_2 - a_2)] b_1 b_2 + [a_2(a_1 - p_1 - 1)] b_2^2 \\ &\quad - a_2^2 b_1^2 \} \end{aligned}$$

$$s_1 = \frac{1}{D} [(p_2 + a_1 - a_2)b_1b_2^2 - (1 + p_1 - a_1)b_2^3 - a_2b_1^2b_2]$$

$$K = \frac{r_0s_1 - r_1 - (2 + s_1)r_2}{(1 + s_1)^2}$$

$$T_i = T_s \frac{K(1 + s_1)}{r_0 + r_1 + r_2}$$

$$T_d = T_s \frac{s_1^2r_0 - s_1r_1 + r_2}{K(1 + s_1)^3}$$

di mana  $a_n$  dan  $b_n$  adalah konstanta-konstanta polinomial dari persamaan plant. Sedangkan  $p_1$  dan  $p_2$  diperoleh dari abacus pada gambar 4-8, dengan  $\zeta = 0.7$ ,  $\omega_0 = 2.91$  rad/s dan  $T_s = 0.3$  detik, didapat

$$a_1 = -1.1$$

$$a_2 = 0.29$$

sehingga didapat parameter  $K$ ,  $T_i$ ,  $T_d$  sebagai berikut,

$$K = 0.92$$

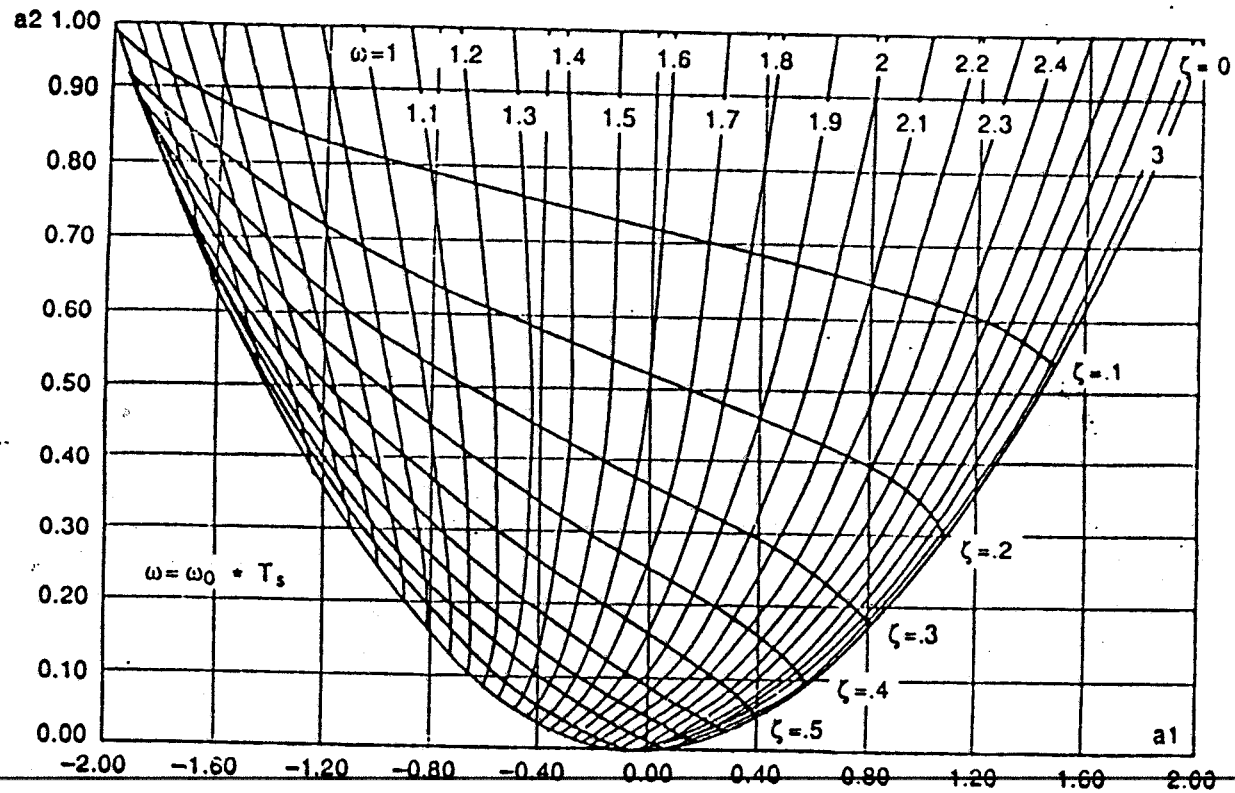
$$T_i = 1.19$$

$$T_d = 0.53$$

Dengan didapatnya parameter-parameter tersebut dan bentuk komputasi dari pengatur PID selanjutnya bisa dirancang program yang sesuai.

#### 4.4.2 PENGAMATAN SPEKTRUM FREKWENSI PENGATUR

Dengan memanfaatkan perangkat lunak *Digital Signal*



Gambar 4-8

Diagram abacus

*Processing* dilakukan suatu pengamatan spektrum dari pengatur. Agar plant dapat dikendalikan dengan baik oleh pengatur, maka frekwensi 0.124 Hz yang merupakan frekwensi plant dengan kerapatan daya paling tinggi (lihat gambar 4-5) harus berada dalam rentang penguatan terbaik dari spektrum frekwensi pengatur PID. Di mana dalam hal ini pengatur merupakan filter.

Dengan parameter-parameter PID yang telah didapat, maka fungsi alih dari pengatur dalam  $z^{-1}$  adalah :

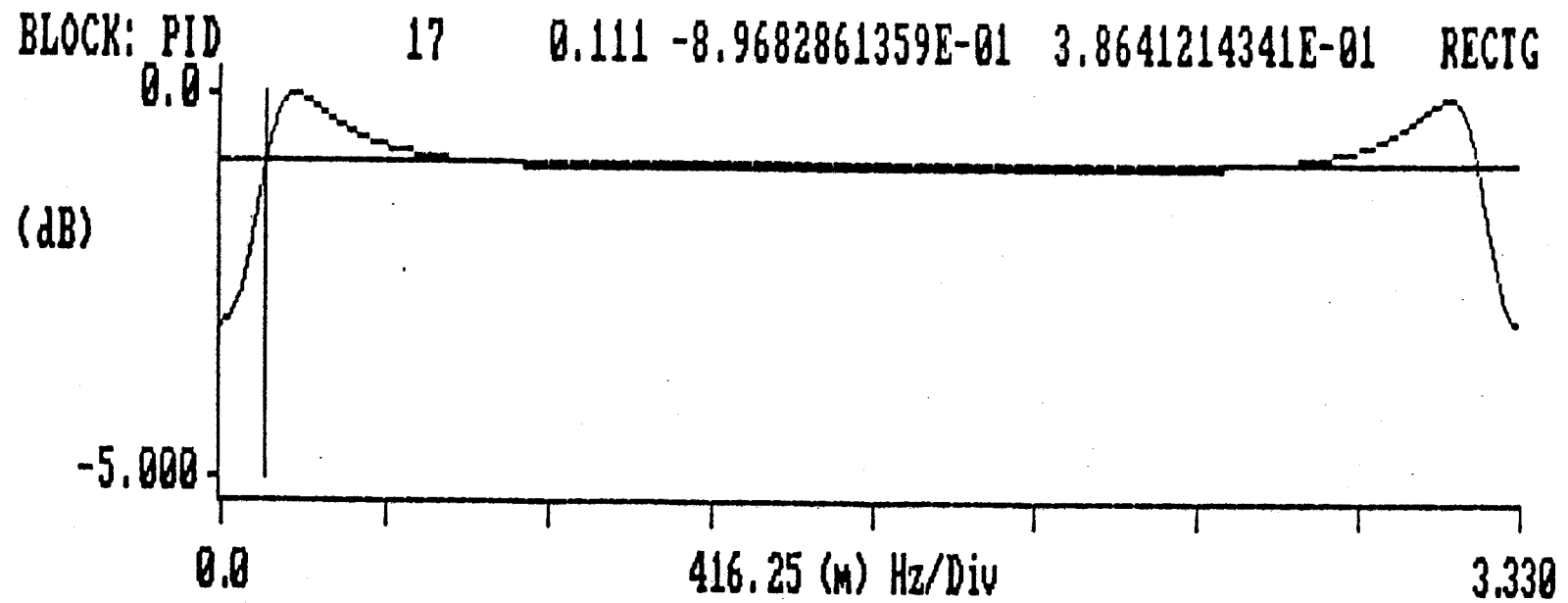
$$H_{PID}(z^{-1}) = \frac{1.88 - 3.0768 z^{-1} + 1.278 z^{-2}}{1 - 1.6 z^{-1} + 0.67 z^{-2}} \quad (4-3)$$

Spektrum frekwensi tersebut ditunjukkan pada gambar 4-9.

Spektrum tersebut merupakan hasil analisa dengan waktu sampling sebesar 0.3 detik atau  $f_s = 3.33$  Hz. Dari spektrum tersebut nampak bahwa rentang penguatan terbaik adalah pada frekwensi 0.111 Hz sampai dengan 0.735 Hz. Dengan demikian kontroller PID tersebut telah memadai untuk melakukan aksi pengontrolan pada plant.

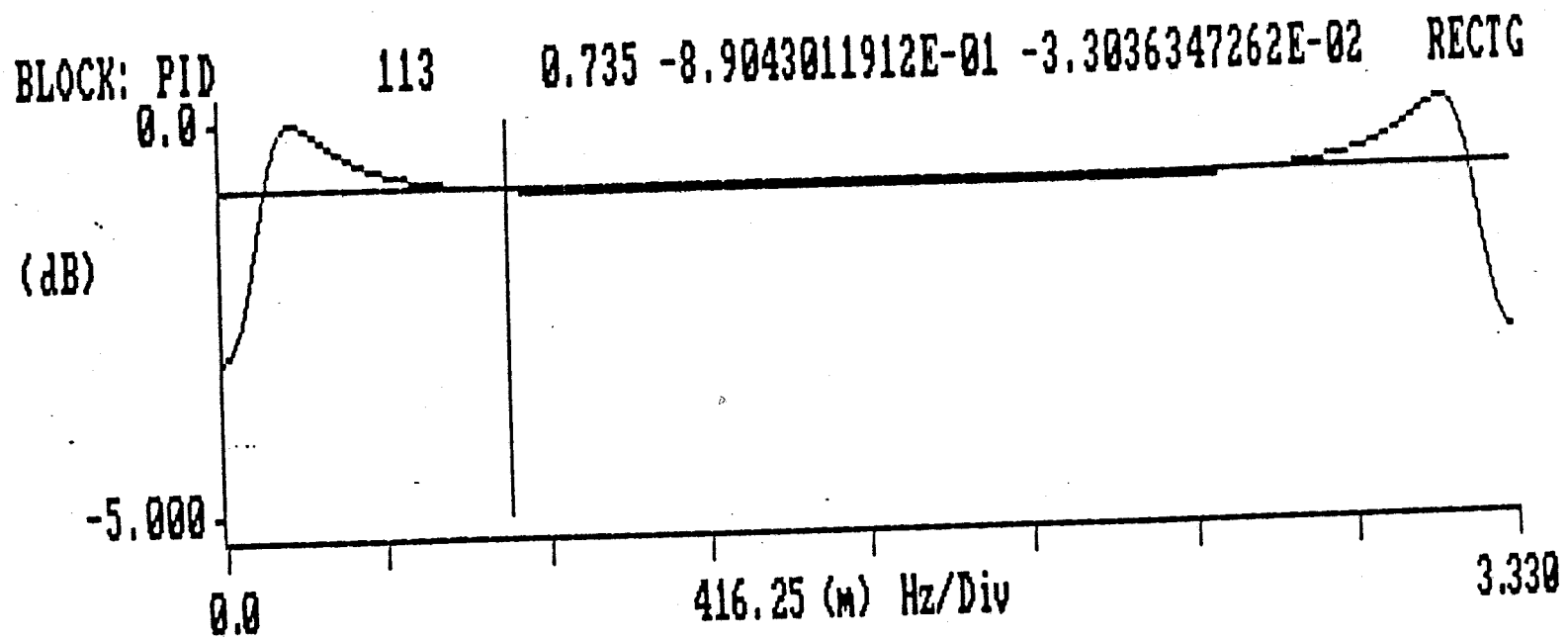
#### 4.5. PERANCANGAN PERANGKAT LUNAK

Program dibuat dalam bahasa C. Ada dua program yang digunakan dalam sistem ini, yaitu program PIDTX.C yang dijalankan di unit pengendali pusat dan PLANTRX.C yang dijalankan di unit plant. Diagram alur yang merupakan gambaran umum dari cara kerja program ditunjukkan pada



Gambar 4-9 (a)

Spektrum frekuensi pengatur



Gambar 4-9 (b)  
Spektrum frekuensi pengatur



gambar 4-10 sampai dengan 4-13.

Pada kedua program ini terdapat kesamaan pada bagian-bagian inti program, perbedaan utama adalah pada bagian "Kontroler PID" (hanya terdapat pada PIDTX.C) dan operasi Analog to Digital - Digital to Analog ( hanya terdapat pada PLANTRX.C).

Bagian-bagian inti dari program tersebut adalah :

- INISIALISASI 8250 UART
- PEMECAHAN DATA
- KONTROLLER PID
- PENGIRIMAN DATA
- PENERIMAAN DATA
- OPERASI DIGITAL TO ANALOG - ANALOG TO DIGITAL

Berikut ini adalah penjelasan dari masing-masing bagian tersebut.

#### 4.5.1. INISIALISASI 8250 UART

>> Uraian program :

```

    int Initcom()
    {
        /* ----- INISIALISASI BAUD RATE ----- */

        outportb( LINE_CONT_REG, 0x80 );
        outportb( BAUD_DIV_LSB , BAUD_300 );
        outportb( BAUD_DIV_MSB , 0x01 );

        /* ----- INISIALISASI LINE CONTROL REGISTER ----- */

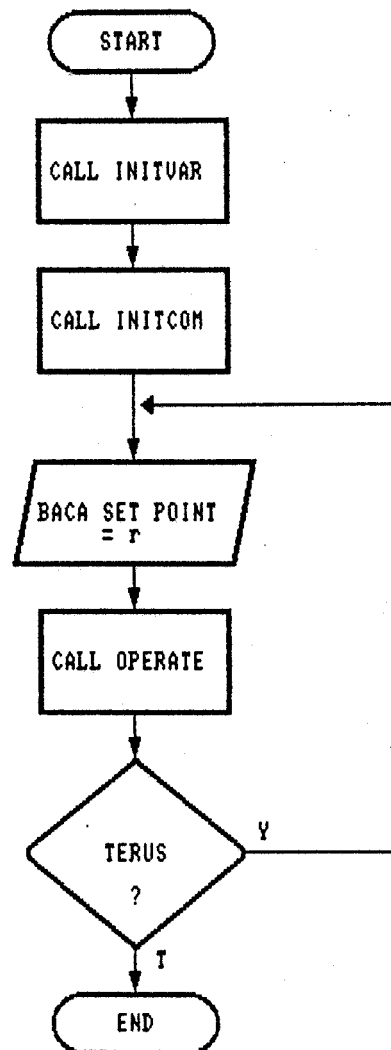
        outportb( LINE_CONT_REG, 0x0A );

        /* ----- INISIALISASI MODEM CONTROL REGISTER ----- */

        outportb( MODEM_CONT_REG, 0x03 );
    }

```

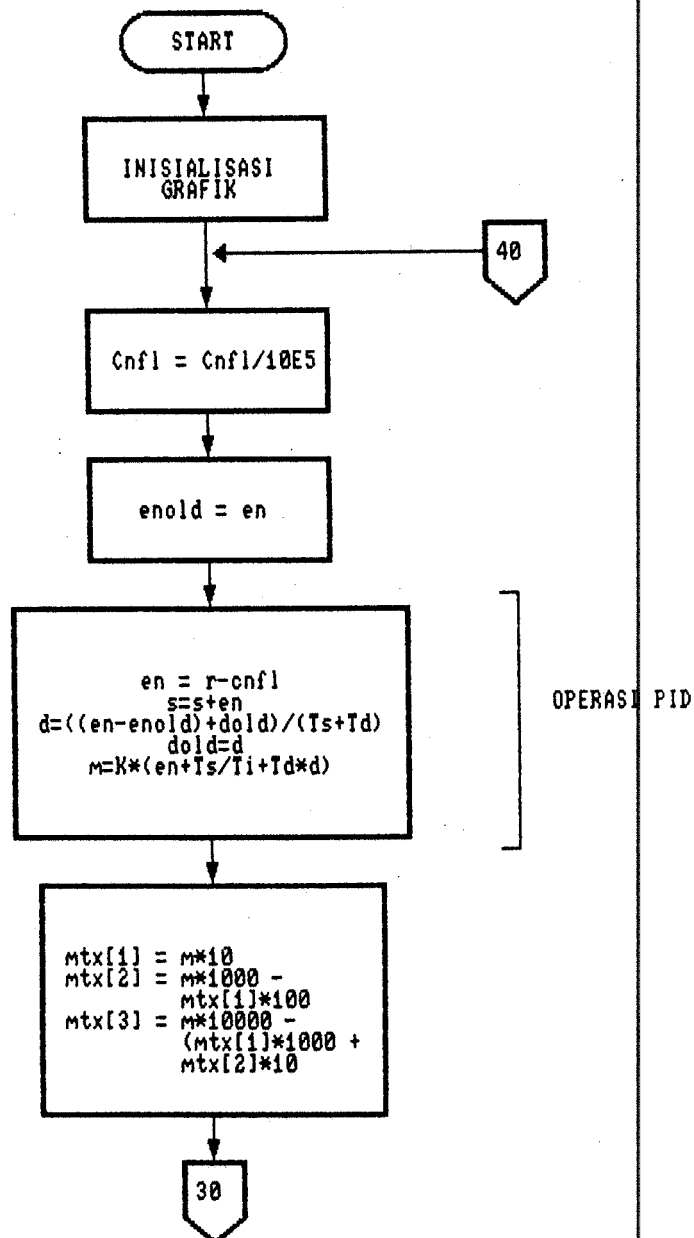
## DIAGRAM ALIR PROGRAM UTAMA



Gambar 4-10

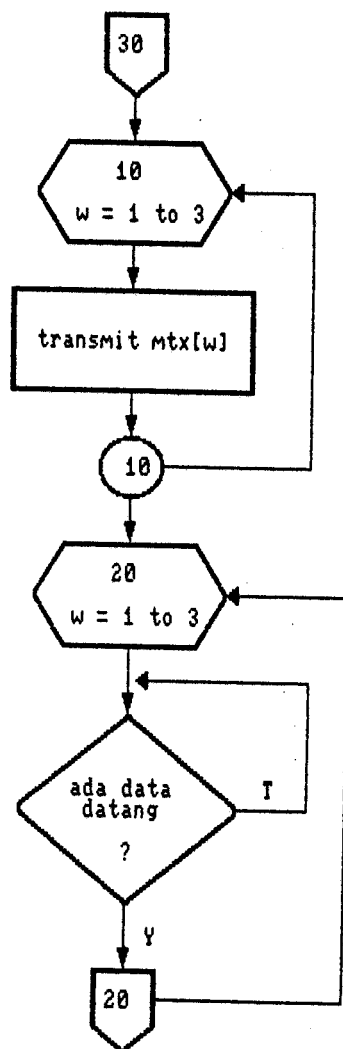
Diagram alir program utama

## PROCEDURE OPERATE



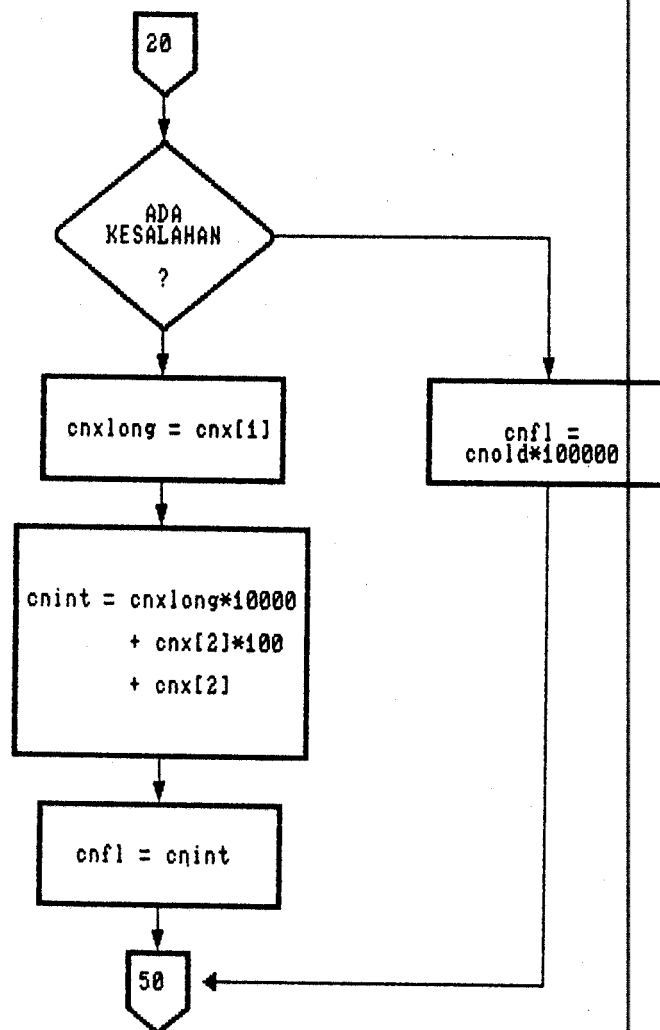
Gambar 4-11 (a)

Diagram alir operasi sistem



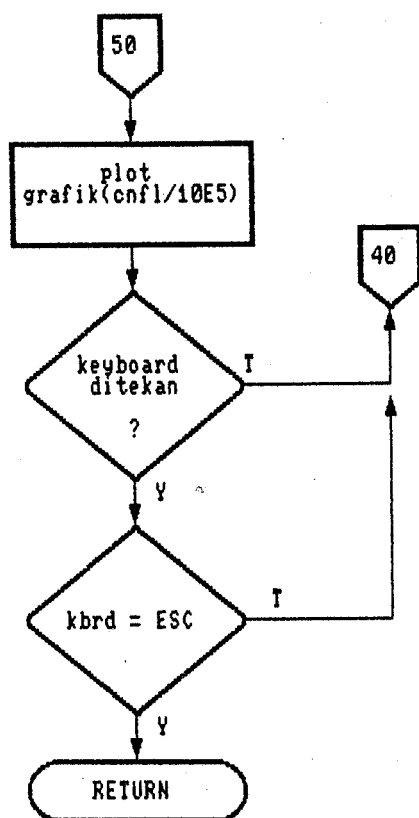
Gambar 4-11 (b)

Diagram alir operasi sistem



Gambar 4-11 (c)

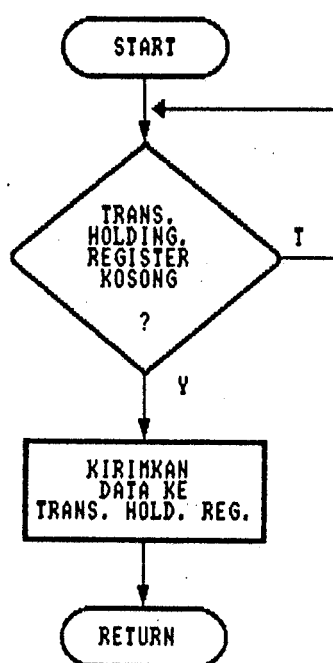
Diagram alir operasi sistem



Gambar 4-11 (d)

Diagram alir operasi sistem

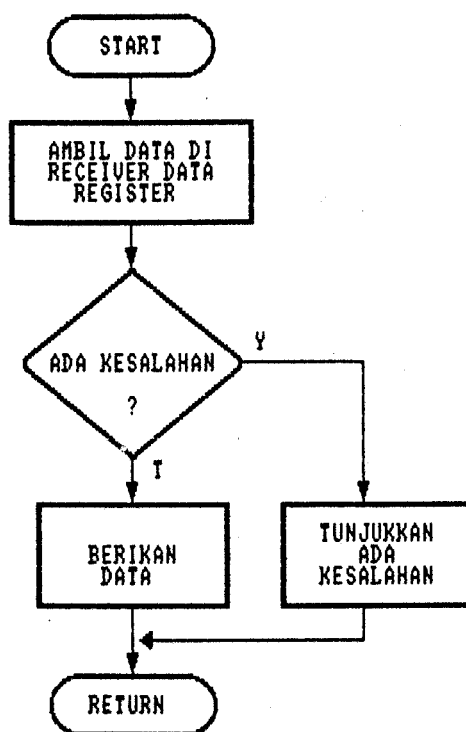
## PROCEDURE SEND\_DAT



Gambar 4-12

Diagram alir pengiriman data

## PROCEDURE RCV\_CHAR



Gambar 4-13

Diagram alir penerimaan data



```

/* ---- MENONAKTIFKAN KEEMPAT KELAS INTERRUPT ---- */
    outportb( INT_ENBL_REG, 0x00 );
}
/* ----- INISIALISASI 8250 TELAH KOMPLIT ----- */

```

>> Penjelasan :

a. Inisialisasi Baud Rate

Untuk inisialisasi baud rate, pada *Line Control Register* bit ke-8 harus diberi harga 1. Kemudian dengan melihat tabel VII, register BAUD\_DIV\_LSB dan BAUD\_DIV\_MSB diisi dengan bit-bit yang sesuai dengan kecepatan yang diinginkan. Dalam program ini kecepatan komunikasi diatur sebesar 300 baud.

b. Inisialisasi Line Control Register

Pada uraian program di atas *Line Control Register* diberi harga 0A Hex, sehingga buffer penerima diset dengan spesifikasi :

- data 7 bit
- stop bit 1
- parity ganjil

c. Inisialisasi Modem Control Register

Dengan memberikan harga 03 Hex pada *Modem Control Register*, program diset untuk tidak menggunakan fasilitas interrupt dan tidak menggunakan mode *loop-back* (mode normal).

d. Inisialisasi Interrupt Enable Register

Karen program ini tidak menggunakan fasilitas interrupt,

maka keempat level interrupt dinonaktifkan dengan mengisi harga nol pada semua bit di register tersebut.

#### 4.5.2. PEMECAHAN DATA

>> Uraian program :

```
mtx[1]=m*10;
mtx[2]=m*1000-mtx[1]*100;
mtx[3]=m*10000-(mtx[1]*1000+mtx[2]*10
```

>> Penjelasan :

Di sini data float dipecah menjadi tiga data *unsigned integer* (delapan bit). Namun nilainya masing-masing valid untuk tujuh bit, sehingga bit yang terakhir adalah *don't care*. Data tersebut masuk dalam variabel `mtx[1]`, `mtx[2]` dan `mtx[3]`. Operasi matematis untuk memecah data tersebut tertera pada uraian program di atas.

#### 4.5.3. PENGATUR PID

>> Uraian program :

```
en = r-cnfl;
s = s+en;
d=((en-enold)+dold)/(Ts+td);
dol =d;
m = kp*(en + Ts/ti*s + 1*td*d)
```

>> Penjelasan :

Data yang diterima disusun kembali, sehingga didapat nilai dari output plant (`cnfl`). Kemudian dilakukan operasi Proporsional Integral Differensial (PID) pada data

tersebut. Pada akhirnya didapat harga sinyal kendali yang baru untuk diumpankan ke plant.

#### 4.5.4. PENGIRIMAN DATA

>> Uraian program :

```

for (w=1;w< 3;w++)
    send_charm(mtx[w]);

/* --- FUNGSI UNTUK CEK APAKAH SIAP KIRIM --- */

int chk_xmt()
{
    int s;

    s = inport(LINE_STAT_REG);
    return ( s & XMT_RDY);
}

/* --- FUNGSI UNTUK MENGIRIM DATA KE TX BUFFER --- */

int xmt_charm(int c)
{
    outport(TX_BUFFER,c);
}

/* --- FUNGSI UNTUK MENGIRIM DATA --- */

int send_charm(int c)
{
    while( chk_xmt() == 0 )
        {;}
    xmt_charm(c);
}

```

>> Penjelasan :

##### a. Fungsi untuk pemeriksaan "siap kirim"

Untuk mengetahui apakah UART siap untuk mengirim data, isi *Line Status Register* (LINE\_STAT\_REG) dikalikan

dengan *Transmit Ready* (XMT\_RDY). Hasil perkalian tersebut dikembalikan ke fungsi yang memanggil, bila berharga logika 0 artinya UART belum siap untuk mengirim data. Sedangkan bila berharga logika 1 maka berarti UART siap untuk mengirimkan data.

#### b. Fungsi untuk mengirim data

Pada prosedur mengirim data ini dibuat agar selama harga dari fungsi (a) di atas berlogika 0 akan dilakukan pengulangan (looping) untuk menunggu sampai harga tersebut berubah menjadi logika 1. Setelah UART siap, data yang dikirim diletakkan pada register TX\_BUFFER untuk kemudian ditransmisikan secara serial.

#### 4.5.5. PENERIMAAN DATA

>> Uraian program :

```
/* --- FUNGSI UNTUK TERIMA DATA --- */

unsigned int rcv_char()
{
    int s;
    unsigned int l;
    s = inport(LINE_STAT_REG) & RCV_ERRS;
    l = inport(TX_BUFFER);
    if (s==0)
        return tochar(l);
    else return( ERR );
}
```

>> Penjelasan :

Untuk memeriksa apakah ada data yang datang dari demodulator, digunakan routine `chk_rcv()`. Jika `chk_rcv()` berharga 0, berarti tidak ada data yang datang. Sebaliknya jika `chk_rcv()` berharga 1 maka dioperasikan prosedur `rcv_char()` untuk mengambil data. Pada proses pengambilan data dilakukan pengulangan (looping) tiga kali dikarenakan setiap harga sinyal kendali maupun umpan balik dipecah menjadi tiga bagian.

#### 4.5.6. OPERASI DIGITAL TO ANALOG DAN ANALOG TO DIGITAL

>> Uraian program :

```

    DA_Converter(mc);
    cn = AD_Converter(0)*3;

/* ----- Mengirim data ke PCL 712 ----- */
void DA_Converter (float mn)
{
    long x2,  22, L22;
    x2 = (long)(mn/5 * 4096);
    H22 = (long)(x2/256) ;
    L22 = x2 - (H22 * 256) ;
    outportb(BASE+6,L22);
    outportb(BASE+7,H22);
}

/*----- Baca data dari PCL 712 -----*/
float AD_Converter(int channel)
{
    int hbyte,lowbyte;
    float f_hbyte,f_lowbyte;
    float f_256, f_2048, f_10, f_4096;
    float hasil = 0.000000;
    outportb(BASE+10,channel);

```

```

outportb(BASE+11,1);
do {
    hbyte = inportb(BASE+5);
}
while(hbyte >= 16);
lowbyte = inportb(BASE+4);
f_hbyte = (float)(hbyte);
f_lowbyte = (float)(lowbyte);
f_256 = 256.0
f_2048 = 2048.0; f_10 = 10.0 ; f_4096 = 4096.0;
hasil =
(f_hbyte*f_256+f_lowbyte-f_2048)*f_10 / f_4096;
return(hasil)
}

```

>> Penjelasan :

Pengambilan data dilakukan pada port AD 0 sedangkan data diumpankan ke plant melalui port DA 1. Program melakukan pemeriksaan pada bit ke-4 dari alamat BASE+5 untuk mengetahui apakah proses analog to digital telah selesai. Jika belum program akan terus melakukan looping pemeriksaan.

#### 4.6. PERENCANAAN DAN PEMBUATAN PERANGKAT KERAS

Pada bagian ini akan dibahas perencanaan perangkat keras sistem, yang meliputi perencanaan perangkat modulator dan demodulator (modem) serta dibahas pula sistem modulasi FSK.

Modem merupakan singkatan dari modulator dan demodulator. Modem berfungsi untuk merubah data biner (sinyal digital) menjadi sinyal analog dan sebaliknya yang dalam hal ini menggunakan teknik *Frequency Shift Keying*.

#### 4.6.1 MODULATOR

Sebagaimana telah disebutkan, bahwa pada komunikasi data melalui pemancar, sinyal-sinyal digital akan diubah ke bentuk analog dan sebaliknya, dimana proses pengubahan ini disebut modulator. Suatu modulator yang memenuhi syarat adalah yang sesuai dengan ketentuan-ketentuan yang berlaku padanya, yaitu :

- Kestabilan frekuensi.
- Kestabilan amplitudo carrier.
- Kontinuitas fasa pada waktu transisi dari sinyal 'mark' ke 'space' atau sebaliknya.
- Kestabilan menghadapi suhu yang tinggi.

Adapun modulator yang akan dipakai pada sistem ini adalah yang menggunakan sistem modulasi *Frequency Shift Keying*, dengan pertimbangan modulasi FSK ini mempunyai kekebalan yang relatif tinggi terhadap gangguan-gangguan oleh noise atau yang lainnya. Modulator yang dipakai di sini mempunyai kecepatan pengiriman data maksimum sebesar 1200 baud.

#### 4.6.2 DEMODULATOR

Fungsi dari demodulator adalah untuk mengubah sinyal-sinyal analog yang diterima menjadi sinyal-sinyal digital. Mengingat fungsi dari demodulator yang sedemikian pentingnya, maka harus memenuhi persyaratan-persyaratan sebagai berikut :

- Mempunyai sensitivitas yang tinggi.

- Mampu menekan input level noise yang timbul.
- Mempunyai fasilitas carrier detect.
- Kestabilan pada suhu yang tinggi.

Selain memenuhi persyaratan di atas modem harus pula ditinjau dari sudut ekonomi :

- Peralatan modem harus mudah didapat, sehingga mudah untuk memasyarakatkannya.
- Harganya relatif murah.
- Rangkaian dibuat sesederhana mungkin sehingga memudahkan untuk diperbanyak.

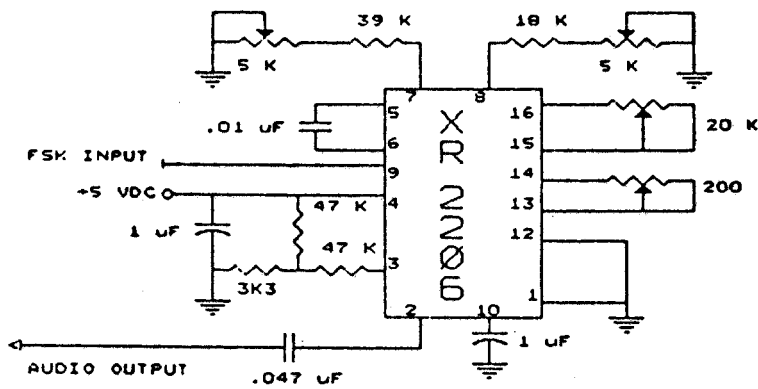
Berdasarkan semua kriteria di atas, maka digunakan komponen XR-2206 untuk modulator dan XR-2211 sebagai demodulator. Dalam perencanaan modul sistem ini, selanjutnya akan dibahas mengenai XR-2206 dan XR-2211.

#### 4.6.3 XR 2206 FSK MODULATOR

Transmisi data melalui udara dari satu DTE (*Data Terminal Equipment*) yang satu ke DTE yang lain menggunakan metode *Frequency Shift Keying* (FSK). Di sini direncanakan frekuensi sebesar 1270 Hz untuk mewakili logika '0' dan 1070 Hz untuk mewakili logika '1'. XR-2206 dioperasikan untuk menghasilkan dua frekuensi yang berbeda dengan menggunakan  $R_1$  dan  $R_2$ ,  $R_1$  digunakan untuk menentukan frekuensi yang mewakili keadaan 'mark', sedangkan  $R_2$  dipakai untuk menentukan frekuensi yang mewakili keadaan 'space'. Pengaturan frekuensi untuk 'mark' dan 'space'



dapat dilakukan dengan mengubah nilai dari  $R_1$



Gambar 4-14

#### XR 2206 Sinusoidal Generator

dan  $R_2$  pada pin 7 dan 8 tanpa saling tergantung satu sama lain. Frekuensi yang dihasilkan dapat diatur dengan menggunakan rumus sebagai berikut :<sup>42)</sup>

$$f_1 = \frac{1}{R_1 C} \text{ Hz}$$

$$f_2 = \frac{1}{R_2 C} \text{ Hz}$$

Sedangkan pengaturan amplitudo sinyal analog dapat dilakukan dengan mengubah-ubah nilai dari  $R_3$ .

42) Tomasi, W., FUNDAMENTALS OF ELECTRONIC COMMUNICATIONS SYSTEMS, Prentice Hall, New Jersey, 1988, hal. 200

Sinyal digital '1' dan '0' yang akan dikirimkan diinputkan ke pin 9, jika pin 9 ini terbuka atau dihubungkan dengan tegangan  $\geq 2$  volt, maka hanya  $R_1$  yang aktif; dan bila pin 9 diberi tegangan  $\leq 0,8$  volt, maka  $R_2$  yang aktif. Langkah-langkah pada perencanaan sistem ini adalah sebagai berikut:

1. Mula-mula dipilih  $f_1$  sebesar 1070 Hz untuk mewakili

keadaan 'mark' dengan menggunakan rumus :

$$f_1 = \frac{1}{R_1 C} \text{ Hz}$$

dipilih nilai C sebesar  $0,047 \mu\text{F}$ , sehingga didapatkan nilai  $R_1$  sebesar :

$$R_1 = \frac{1}{1070 \times 0,00000047} = 19.884 \text{ k}\Omega$$

maka  $R_1$  diperoleh dengan jalan merangkai seri tahanan sebesar  $18 \text{ k}\Omega$  dengan tahanan variabel sebesar  $5 \text{ k}\Omega$ .

Selanjutnya dengan mengatur tahanan variabel tersebut akan diperoleh frekuensi  $f_1$  seperti yang diinginkan.

2. Kemudian dipilih  $f_2$  sebesar 1270 Hz untuk mewakili keadaan 'space', digunakan rumus :

$$f_2 = \frac{1}{R_2 C} \text{ Hz}$$

seperti telah diketahui pada langkah 1, bahwa nilai C sebesar  $0,039 \mu\text{F}$ , maka  $R_2$  didapatkan sebesar :

$$R_2 = \frac{1}{1270 \times 0,00000047} = 16.753 \text{ k}\Omega$$

maka  $R_2$  dapat dihasilkan dengan jalan merangkai seri tahanan sebesar  $15 \text{ k}\Omega$  dengan tahanan variabel sebesar  $5 \text{ k}\Omega$ .

3. Untuk keperluan pengaturan bentuk gelombang, maka pada pin 13 dan 14 dipasang tahanan variabel sebesar  $200\ \Omega$ .
4. Sedangkan untuk pengaturan kesimetrian gelombang, dipasang tahanan variable sebesar  $20\ K\Omega$  pada pin 15 dan 16.
5. Pin 1 dihubungkan dengan ground karena tidak digunakan pada perencanaan ini.
6. Pin 4 merupakan Vcc oleh karenanya diberi filter C2 sebagai penghilang ripple sebesar  $1\ \mu F$ . Sedangkan pin 12 merupakan ground power.
7. Pin 10 berfungsi sebagai bypass, oleh karenanya dihubungkan dengan ground setelah melalui kapasitor C5 sebesar  $1\ \mu F$ .
8. Data digital diinputkan melalui pin 9, sedangkan output analog diperoleh dari pin 2 setelah melalui kapasitor kopling C4 sebesar  $0,047\ \mu F$ .

#### 4.6.4 XR 2211 FSK DEMODULATOR

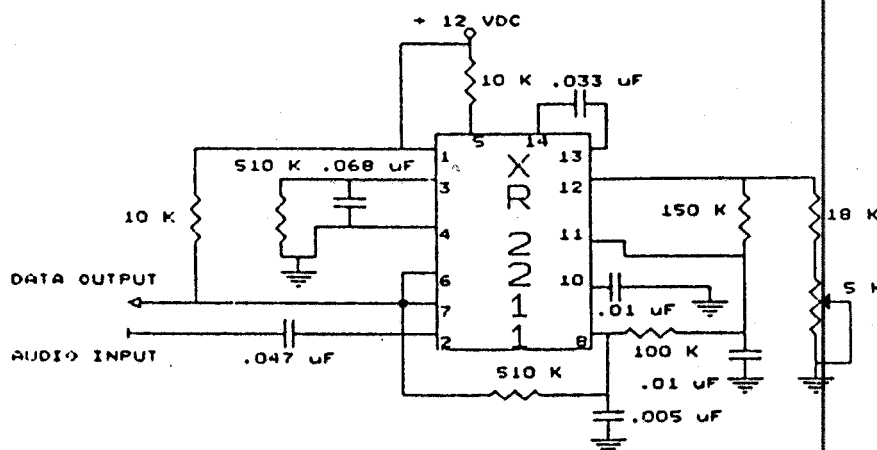
Peralatan ini berfungsi untuk mengkonversikan sinyal-sinyal analog yang masuk pada pin inputnya (pin 2) menjadi sinyal digital dengan cara membandingkan frekuensi dari sinyal analog tersebut dengan frekuensi tengah yang telah ditentukan. Penentuan frekuensi tengah tersebut dapat dilakukan dengan menggunakan rumus sebagai berikut :<sup>43)</sup>

---

<sup>43)</sup> Ibid, hal. 193

$$f_o = \frac{1}{R_o C_o} \text{ Hz}$$

dimana kapasitor dalam Farad dan tahanan dalam Ohm. Pada perencanaan ini fasilitas *Carrier Detect* (CD) tidak digunakan (pin 5 dan pin 6), sehingga *tracking* frekuensi tidak terlalu kritis. Setiap frekuensi di atas  $f_o$  akan dianggap 'space' sedangkan jika frekuensi di bawah  $f_o$  akan dianggap 'mark' tanpa memperhatikan adanya sinyal *carrier*.



Gambar 4-19

## XR 2211 FSK Demodulator

Pin 3 dan pin 4 digunakan sebagai filter untuk menghilangkan *chatter* yang tidak diinginkan. Pin 7 digunakan sebagai

output data digital. Adapun langkah-langkah perancangan untuk frekuensi 1070 Hz dan 1270 Hz adalah sebagai berikut,

1. Mula-mula ditentukan  $f_0$ , yaitu :

$$f_0 = (1270 + 1070) \times 1/2 = 1170 \text{ Hz}$$

2. Kemudian dipilih  $C_0$  sebesar 68 nF, dan dipasang pada pin 13 dan 14

3. Selanjutnya dicari  $R_0$  dengan menggunakan rumus :

$$R_0 = \frac{1}{C_0 \cdot f_0} = \frac{1}{(0,000000033 \times 1170)} = 25.9 \text{ K}\Omega$$

$R_0$  diperoleh dengan merangkai seri tahanan sebesar 18 K $\Omega$  dengan tahanan variabel sebesar 10 K $\Omega$  (RX) dan dipasang pada pin 12 dan ground. Menurut data book  $R_0$  mempunyai toleransi nilai antara 10 K $\Omega$  sampai 100 K $\Omega$ .  $R_0$  dan  $C_0$  lebih tepatnya dapat disebutkan sebagai pengontrol input VCO.

4.  $R_1$  digunakan untuk membuat  $\Delta f$  sama dengan deviasi mark dan space,  $R_1$  dicari dengan menggunakan rumus :<sup>44)</sup>

$$\Delta f / f_0 = R_0 / R_1$$

$$R_1 = R_0 [f_0 / (f_1 - f_2)]$$

$$R_1 = 25900 [1170 / 200] = 151515 \Omega$$

Dengan menyesuaikan komponen yang ada di pasaran, maka dipilih  $R_1$  sebesar = 150 K $\Omega$ .

$R_1$  dipasang antara pin 12 dan pin 11.

5. Kemudian dicari nilai  $C_1$  yang berfungsi untuk mengatur loop peredaman (*damping*).  $C_1$  ditentukan dengan

---

44) Ibid, hal. 191

menggunakan rumus :

$$C_1 = \frac{C_0}{16\zeta/2} = 0,25 C_0 ,$$

dimana  $\zeta$  = damping ratio =  $1/2$  , sehingga diperoleh  $C_1 = 17 \text{ nF}$ .

6. Selanjutnya ditentukan nilai  $R_D$  dan  $C_D$ , nilai  $R_D$  dipilih sebesar  $510 \text{ K}\Omega$ . Sehingga  $C_D$  dapat dicari dengan memakai rumus :

$$C_D (\mu\text{F}) \geq (16/\text{range frekuensi dalam Hz})$$

karena range frekuensi adalah  $> 200 \text{ Hz}$  ( $1270 - 1070$ ), didapatkan :

$$C_D \geq (16/300)$$

$$C_D \geq 0,053 \mu\text{F}$$

maka dipilih :

$$C_D = 0,068 \mu\text{F}.$$

7. Langkah berikutnya adalah mencari nilai  $R_F$ ,  $R_B$ , dan  $C_F$ . Dipilih nilai  $R_F = 100 \text{ K}\Omega$  dan  $R_B = 510 \text{ K}\Omega$ , sehingga  $C_F$  dapat dicari dengan menggunakan rumus :

$$C_F = 3/(\text{Baud Rate}) , \mu\text{F}$$

direncanakan baud rate-nya sebesar  $300 \text{ bps}$ , maka :

$$C_F = 3/300 = 0,001 \mu\text{F}$$

8. Pin 10 dipakai sebagai tegangan referensi internal ( $V_R$ ) terhadap pin 5, 8, 11, dan 12. Dimana  $V_R$  sebesar  $V_R = V_{+}/2 - 650 \text{ mV}$ . Pin ini di-bypass ke ground dengan menggunakan kapasitor sebesar  $0,1 \mu\text{F}$ .
9. Pin 5 dan 6 (*Carrier Detect*) karena tidak dipakai, maka di-pull up ke  $V_{CC}$  melalui resistor  $10 \text{ K}\Omega$ . Khusus untuk

pin 6 selain di-pull up, juga di-bypass ke ground dengan menggunakan kapasitor sebesar 10 nF.

10. Pin 11 merupakan output dari *Phase Detector* dengan impedansi tinggi, dimana jika tidak ada sinyal atau tidak ada phase error, maka outputnya akan sebesar  $V_R$ . Tegangan outputnya berkisar antara  $+V_R$  dan  $-V_R$ .

#### 4.6.5. PERENCANAAN HUBUNGAN RS-232C

Sebelum mulai merencanakan hubungan RS-232C harus diperhatikan terlebih dahulu beberapa kekurangan yang terdapat pada RS-232C, adapun kekurangan tersebut adalah :

1. Panjang kabel penghubung antar DTE (*Data Terminal Equipment*) dibatasi oleh kapasitansi stray, yang mana dalam hal ini kapasitas stray maksimum adalah 2500 pF. Jadi bila kabel memiliki kapasitansi 50 pF/foot, maka panjang kabel maksimum adalah 50 feet (15 meter).
2. RS-232-C memiliki kecepatan pengiriman data maksimum sebesar 20000 bps.
3. Bila level sinyal ground antara kedua komputer / DTE yang letaknya berjauhan tidak sama, maka sinyal data akan terletak pada daerah transisi.

Setelah memperhatikan beberapa kekurangan di atas, maka direncanakan suatu hubungan RS-232C yang mempergunakan kabel dengan panjang kurang dari 15 meter dan direncanakan kecepatan pengiriman data yang dipakai sebesar 300 bps.

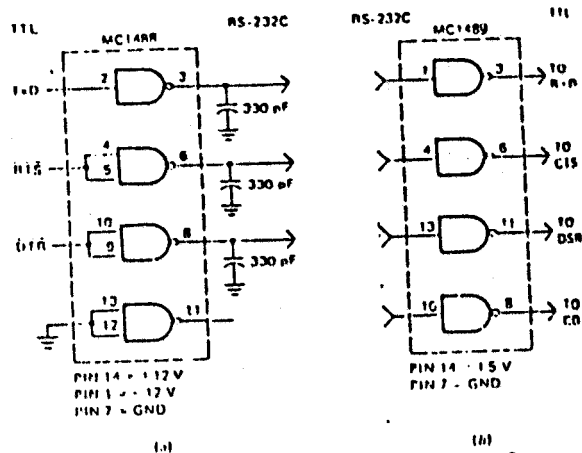
Pada perencanaan ini digunakan hubungan RS-232C tanpa handshaking. Pengaturan hubungan ini dilakukan pada pin - pin dari konektor DB-25. Pin 4 (RTS) dihubungkan dengan pin 5 (CTS), sehingga CTS akan aktif begitu RTS diaktifkan. Pin 6 (DSR), pin 8 (CD) dan pin 20 (DTR) dihubungkan bersama agar pada saat IBM PC diaktifkan, maka output DTR, input DSR dan input DCD akan aktif pula. Sedangkan pin 7 (GND) dihubungkan dengan ground dari modem. Pin 2 (TxD) dihubungkan dengan bagian pengirim pada modem, dan pin 3 (RxD) dihubungkan dengan bagian penerima pada modem. Pin 1 (Protective Case Ground) tidak harus dihubungkan dengan ground case dari modem, pada perencanaan ini pin tersebut tidak digunakan.

#### 4.6.6. RANGKAIAN PENGUBAH LEVEL TEGANGAN RS-232C

Sebelum data serial diterima oleh CPU atau peripheralnya, data tersebut harus diubah terlebih dahulu ke dalam standar level TTL dan sebaliknya sebelum data dari CPU ditransmisikan, harus diubah terlebih dahulu ke level RS-232C. Untuk mengubah level RS-232C (pada kabel/saluran transmisi) menjadi standar TTL (pada CPU dan peripheralnya), dalam perencanaan ini digunakan IC MC 1489 dan untuk mengubah level TTL ke level RS-232C digunakan MC 1488. Level TTL logika '0' didefinisikan pada 0 - 0,4 V, logika '1' didefinisikan pada level 2,4 - 5 V. Pada standar level RS-232C logika '0' didefinisikan pada tegangan +3V -



+15 V, sedang logika '1' didefinisikan pada level (-3V) - (-15 V). Rangkaian pengubah level tersebut dapat dilihat pada gambar 4-16.



Gambar 4-16

Rangkaian Pengubah Level

## BAB V

### PENGUJIAN DAN ANALISA HASIL PERANCANGAN

---

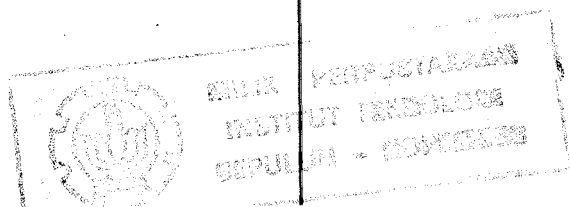
#### 5.1. PENGUJIAN HASIL PERANCANGAN

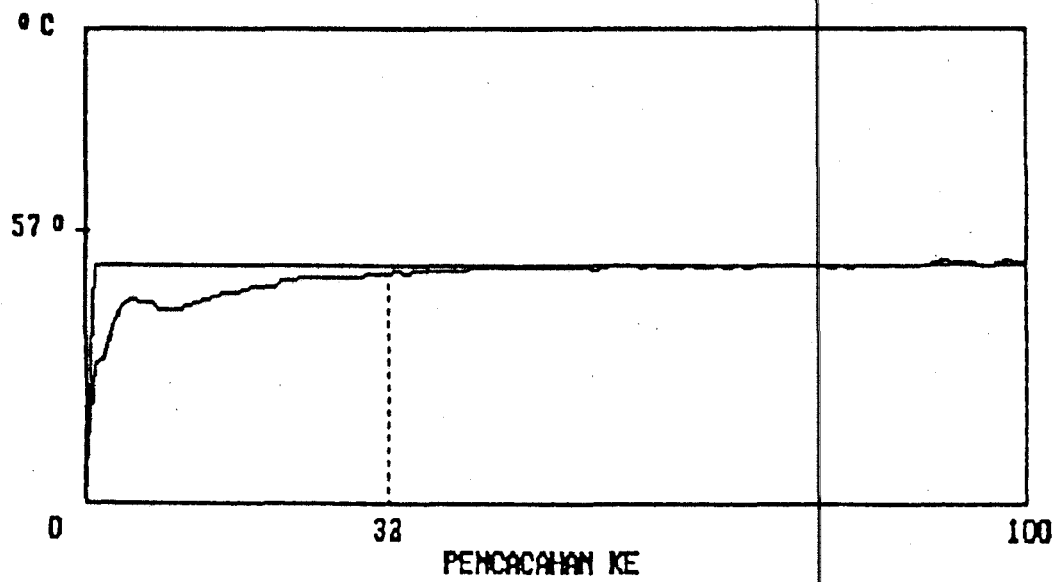
Untuk mengetahui unjuk kerja dan seberapa jauh kemampuan sistem, perlu dilakukan pengujian terhadap hasil perancangan. Pengujian dilakukan dengan membandingkan hasil-hasil pengaturan secara langsung dan pengaturan tanpa kabel (*wireless*). Dalam hal ini hasil pengaturan secara langsung merupakan suatu acuan. Pada pengujian sistem *wireless* seluruh data grafik dan pengaturan set point dilakukan pada unit pengatur pusat.

##### 5.1.1. PENGUJIAN SETTLING TIME

Pada gambar 5-1 ditunjukkan respon awal sistem terhadap masukan tangga satuan. Grafik tersebut adalah grafik parameter output sistem dengan set point  $43.5^{\circ}\text{C}$ . Gambar 5-1 (a) adalah grafik dari sistem pengaturan secara langsung sedangkan 5-1 (b) secara *wireless*.

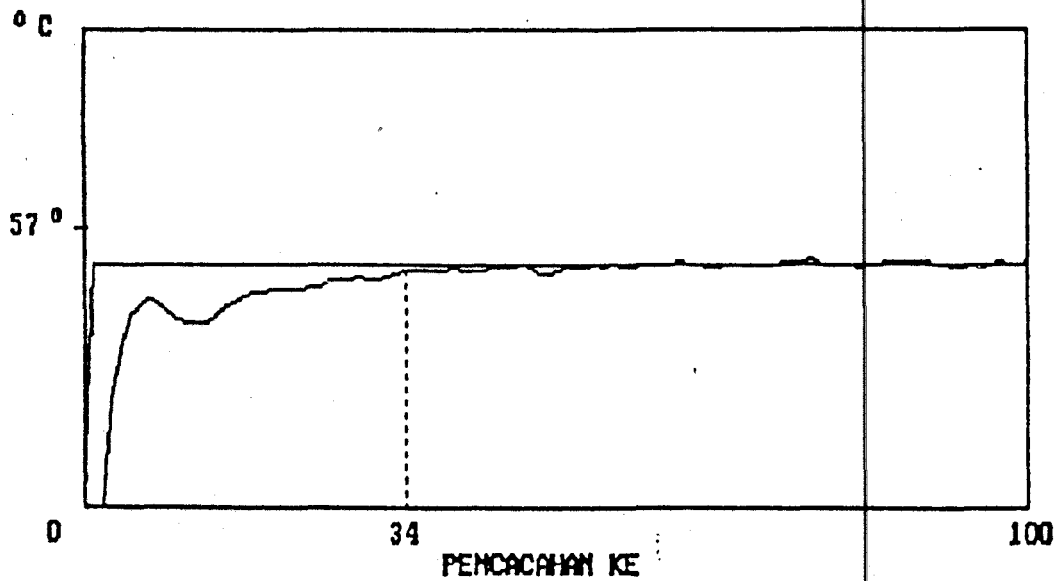
Dari grafik tersebut dapat dihitung *settling time* yang dibutuhkan oleh masing-masing sistem. Pada gambar (a) kondisi *steady state* dicapai pada pencacahan ke 42. Maka *settling time*-nya sebesar  $32 \times 0.3 = 9.6$  detik. Sedangkan untuk gambar (b) *steady state* dicapai pada pencacahan ke





Gambar 5-1 (a)

Pengujian settling time



Gambar 5-1 (b)

Pengujian settling time (wireless)

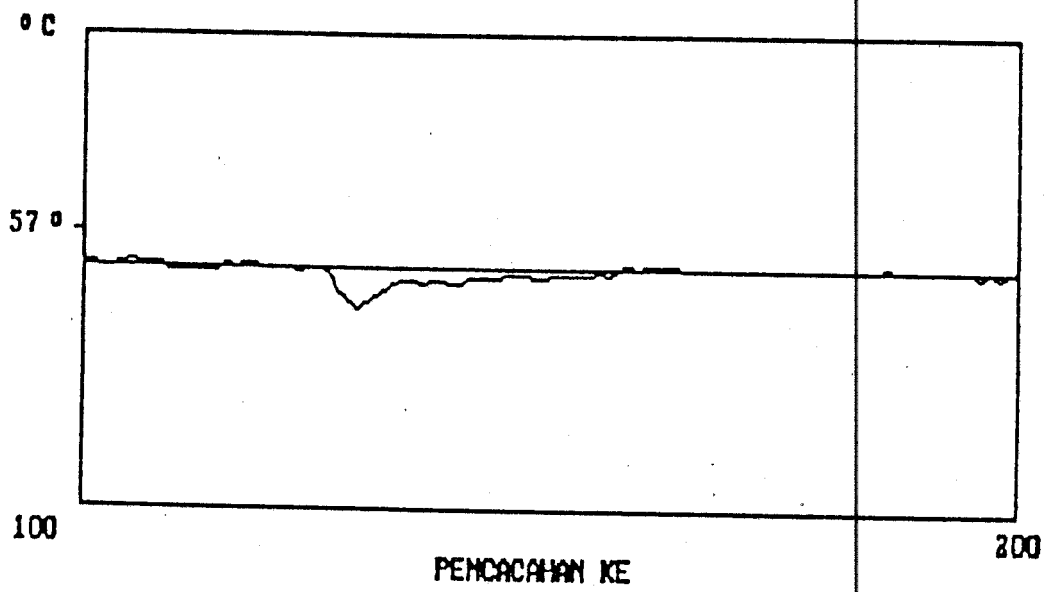
34, maka *settling time* -nya sebesar 10.2 detik. Berarti di antara kedua sistem tersebut terdapat perbedaan sebesar 0.6 detik.

#### 5.1.2. PENGUJIAN UNTUK GANGGUAN PADA KELUARAN PLANT

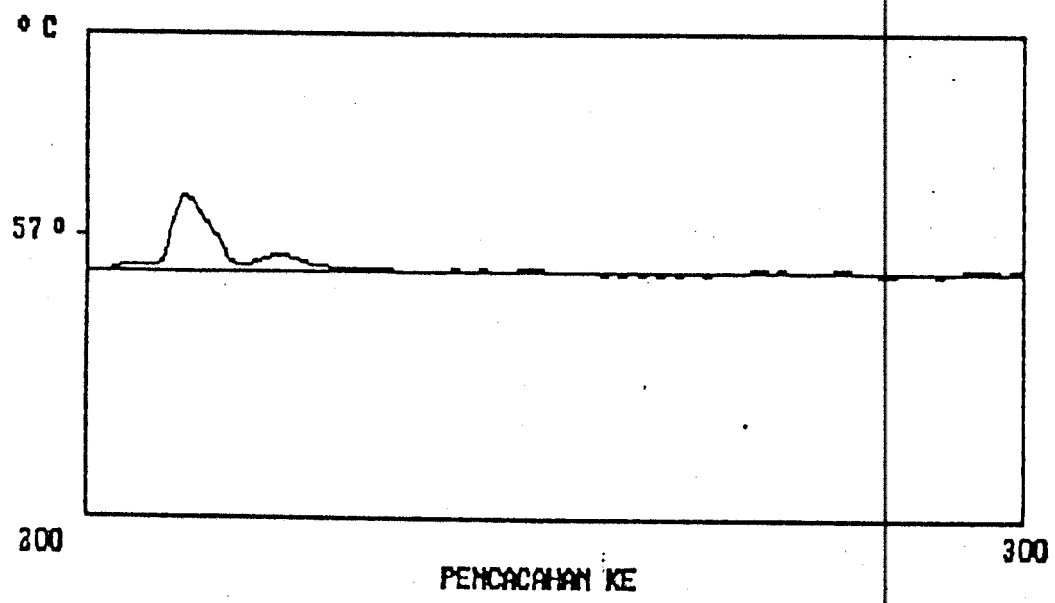
Salah satu fungsi pengatur adalah mempertahankan agar keluaran plant tetap berada pada set point yang diinginkan. Namun ada kalanya terjadi gangguan pada keluaran plant. Gangguan ini akan mengakibatkan keluaranplant bergeser dari set point. Dalam hal ini pengatur harus melakukan antisipasi sedemikian rupa sehingga output plant kembali ke kondisi semula.

Untuk pengaturan secara langsung, grafik keluaranplant saat dikenai gangguan ditunjukkan pada gambar 5-2 (a) dan (b). Sedangkan untuk pengaturan secara *wireless*, hasilnya ditunjukkan pada gambar 5-2 (c) dan (d).

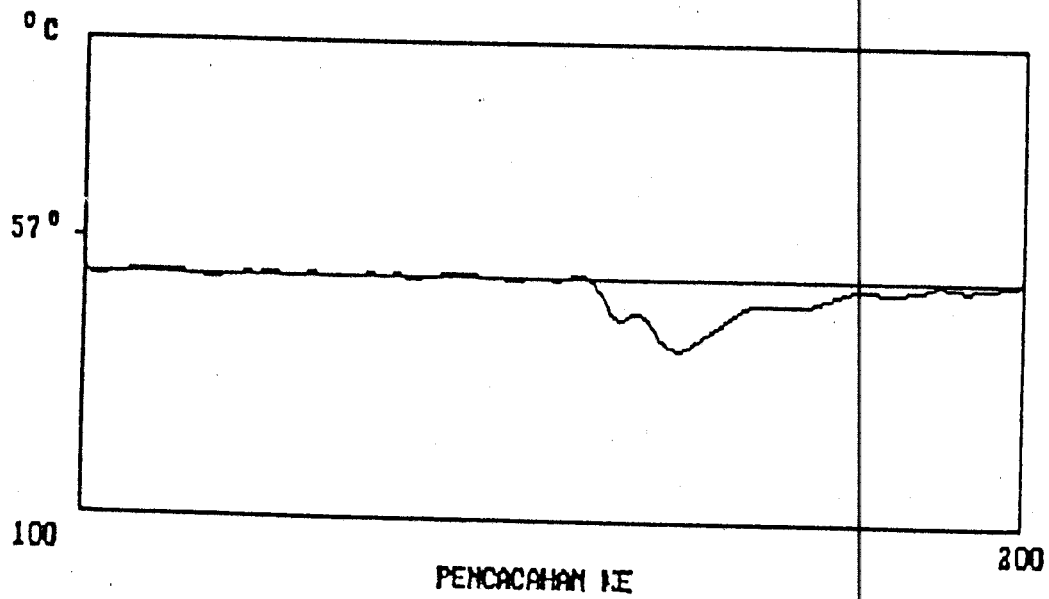
Dari gambar nampak jelas bahwa sistem *wireless* mampu memberikan unjuk kerja yang sama baiknya dengan sistem pengendalian langsung dalam mengantisipasi gangguan terhadap plant.



Gambar 5-2 (a)  
Pengujian terhadap gangguan

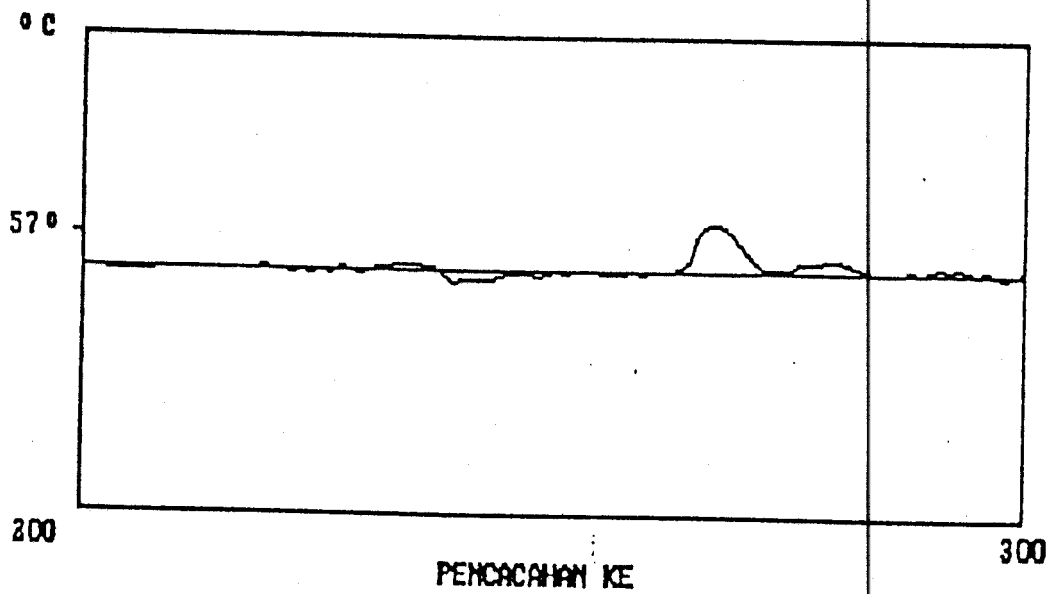


Gambar 5-2 (b)  
Pengujian terhadap gangguan



Gambar 5-2 (c)

Pengujian terhadap gangguan (wireless)



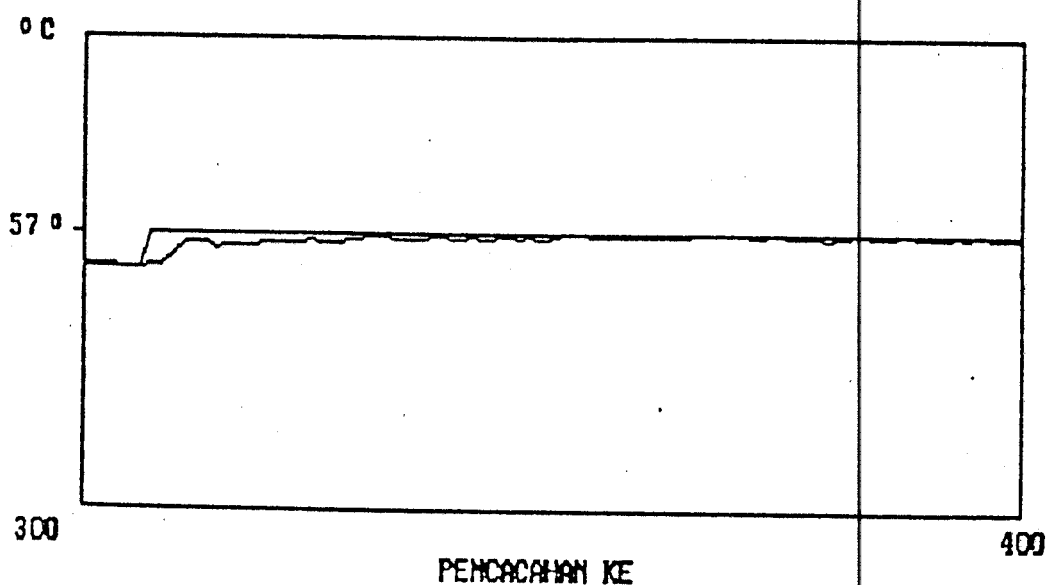
Gambar 5-2 (d)

Pengujian terhadap gangguan (wireless)

### 5.1.3. PENGUJIAN UNTUK PERUBAHAN SET POINT

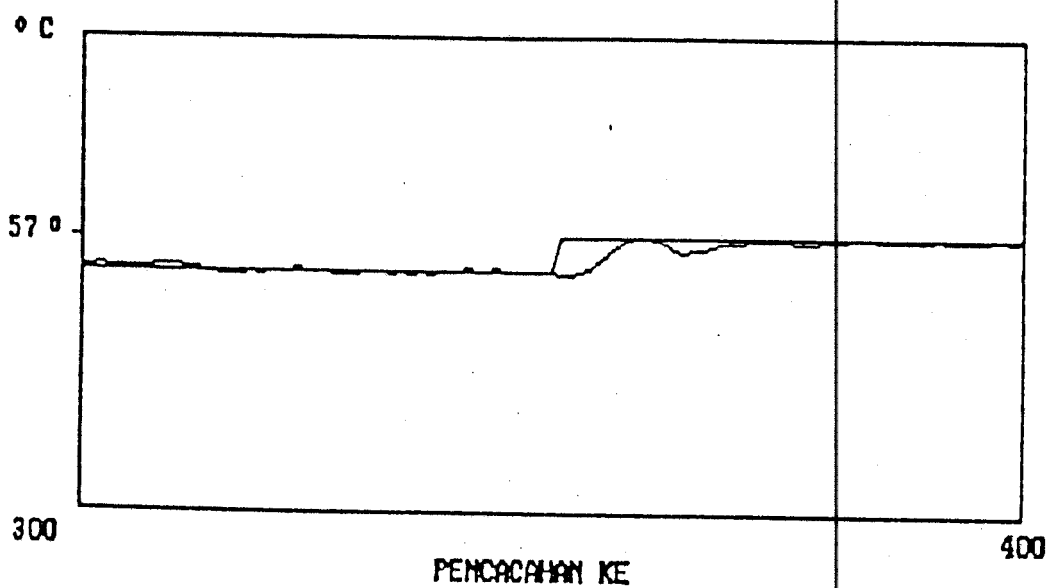
Untuk menguji kecepatan sistem dalam mengantisipasi perubahan set point, (setelah kondisi *steady state* dicapai). Dari set point sebelumnya ( $43.5^{\circ}\text{C}$ ) dilakukan perubahan ke  $57^{\circ}\text{C}$ . Untuk pengaturan secara langsung hasilnya ditunjukkan pada gambar 5-3 (a). Dari titik set point diubah hingga kondisi stabil dicapai kembali diperlukan waktu 8.4 detik. Sedangkan untuk pengendalian secara *wireless* ditunjukkan pada gambar 5-3(b). Di sini waktu yang dibutuhkan untuk kembali stabil 8.4 detik.

Kemudian dilakukan pengubahan lagi dari  $57^{\circ}\text{C}$  ke  $43^{\circ}\text{C}$ . Hasilnya ditunjukkan pada gambar 5-3(c) untuk



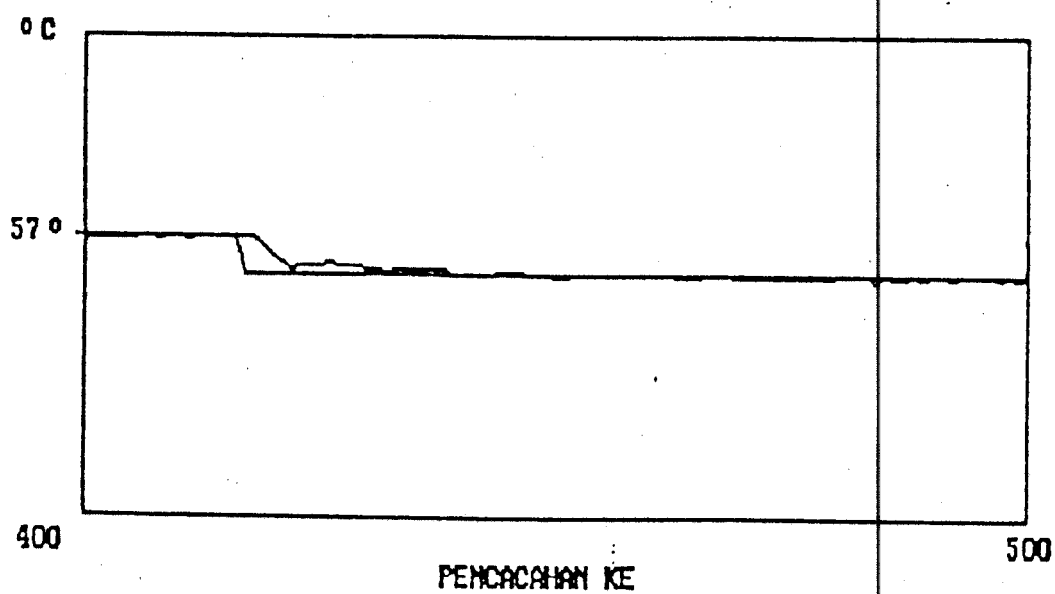
Gambar 5-3 (a)

Pengujian perubahan set point



Gambar 5-3 (b)

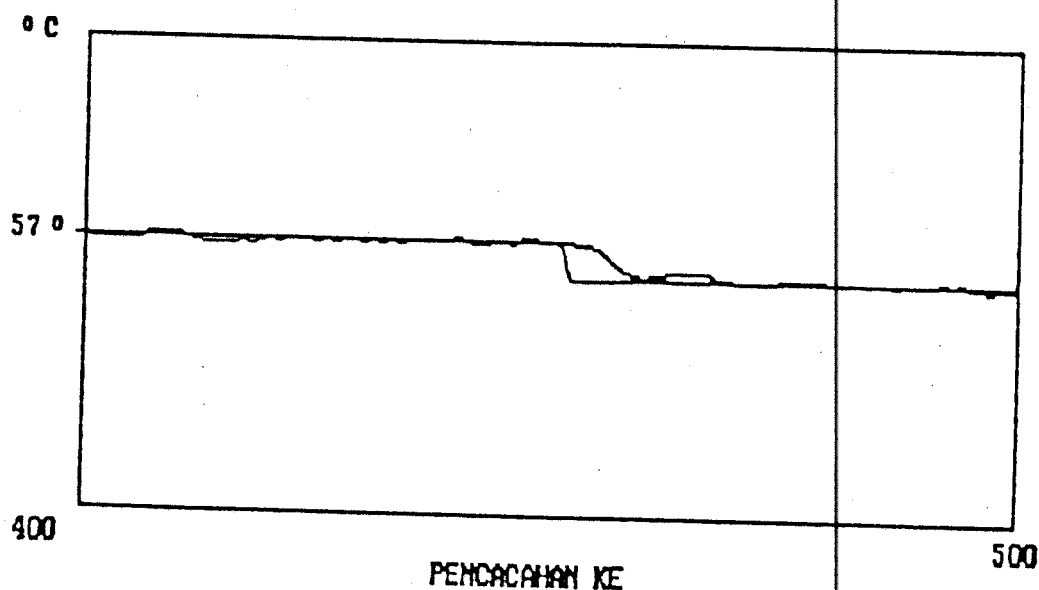
Pengujian perubahan set point (wireless)



Gambar 5-3 (c)

Pengujian perubahan set point





Gambar 5-3 (d)

Pengujian perubahan set point (wireless)

pengaturan langsung. Sedangkan untuk pengendalian secara *wireless* ditunjukkan pada gambar 5-3 (d). Untuk sistem *wireless* perubahan-perubahan tersebut dilakukan pada unit pengatur pusat.

## 5.2. ANALISA HASIL PERANCANGAN

Pada bagian ini akan dianalisa hasil perancangan. Analisa tersebut juga dimaksudkan untuk meneliti unjuk kerja yang telah mampu dicapai dan juga kelemahan sistem *wireless* dibandingkan sistem pengaturan langsung serta penyebab-penyebabnya. Seperti pada bagian 5.1 analisa

mengacu pada sistem pengendalian langsung. Di sini sistem dirancang mempunyai rasio redaman  $\zeta = 0.7$  dan frekwensi natural teredam  $\omega = 0.873$  rad/s.

Dari hasil-hasil pengujian, nampak bahwa pengaturan secara *wireless* mampu menunjukkan unjuk kerja seperti pengaturan secara langsung. Perbedaan utama adalah respon yang lebih lambat pada sistem *wireless*. Hal tersebut ditunjukkan pada pengujian *settling time*. Ada kelambatan sebesar 0.6 detik untuk mencapai kondisi *steady state*. Namun pada pengujian "gangguan terhadap keluaranplant" sistem *wireless* memberikan unjuk kerja yang baik.

Faktor-faktor yang menyebabkan terjadinya perbedaan hasil antara pengaturan langsung dan *wireless* antara lain adalah :

- Adanya pembulatan nilai saat operasi matematis pemecahan data yang akan ditransmisikan.
- Terjadinya kesalahan (*error*) saat transmisi.

Di mana jika terjadi kesalahan pada data yang diterima oleh sistem, maka yang akan digunakan untuk proses selanjutnya adalah data sebelumnya ( $x[k-1]$ ). Hal ini akan menyebabkan suatu penundaan proses.

- Terjadinya kesalahan (*error*) saat proses demodulasi

Pada bagian perancangan sistem telah ditetapkan bahwa untuk mewakili kondisi '0' digunakan tone sebesar 1270 Hz dan untuk '1' digunakan tone 1070 Hz, di mana frekwensi

tengahnya  $f_c$  adalah 1170 Hz. Sehingga tone yang mempunyai frekwensi di atas 1170 Hz akan diidentifikasi sebagai '0', sebaliknya frekwensi di bawahnya akan diidentifikasi sebagai '1'. Namun seringkali dalam peralatan sendiri terdapat noise yang menyertai tone. Noise tersebut akan mengakibatkan terjadinya kesalahan pada saat proses demodulasi.

## BAB VI

### KESIMPULAN DAN SARAN

---

#### A. KESIMPULAN

Dari hasil uji coba dan analisa atas unjuk kerja sistem dapat diambil kesimpulan bahwa :

1. Suatu sistem pengaturan plant tanpa kabel (*wireless*) bisa diaplikasikan pada plant Process Trainer PT 326.
2. Bisa diaplikasikannya sistem tersebut pada Process Trainer PT 326 dikarenakan respond time dari instrumen tersebut relatif lambat.
3. Untuk mendapatkan sistem pengaturan yang baik perlu dilakukan analisa matematis atas model yang didapat, untuk mendapatkan kostanta-kontanta dari pengatur.
4. Analisa matematis tersebut harus didasarkan pada kemampuan/kapasitas dari perangkat modulator dan demodulator.
5. Dengan pemeriksaan spektrum frekwensi terhadap hasil analisa matematis tersebut, bisa diperiksa bisa/tidaknya hasil-hasil tersebut diaplikasikan.
6. Stabilitas lebih cepat dicapai pada sistem pengaturan secara langsung. Hal ini dikarenakan selain tidak adanya error pada saat transmisi, juga tidak adanya pembulatan nilai data (harga sinyal kendali dan umpan balik).

7. Terdapatnya perbedaan hasil antara pengaturan secara langsung dengan pengaturan secara *wireless* disebabkan terjadinya kesalahan (error) dan pembulatan nilai data saat transmisi. Ada pun penyebab terjadinya error ini antara lain adalah : noise saat transmisi, kesalahan pada proses modulasi dan demodulasi.
8. Sistem komunikasi serial menyebabkan dibutuhkannya waktu yang banyak untuk operasi sistem. Panjangnya waktu operasi akan memperpanjang perioda penyamplingan. Dalam tugas akhir ini perioda penyamplingan masih dalam rentang yang diijinkan berdasarkan teorema penyamplingan.
9. Faktor utama yang sangat menentukan kecepatan transmisi data adalah kemampuan perangkat modulator-demodulator. Penggunaan kecepatan transmisi/ baud rate rendah hanya akan memadai untuk plant dengan respond time yang rendah.
10. Dengan transmisi sinyal kendali dan umpan balik secara digital bisa memperkecil terjadinya kesalahan dibandingkan transmisi secara analog. Kesalahan ini bisa dideteksi dengan *parity check* . Terdeteksinya kesalahan ini memungkinkan dilakukannya antisipasi terhadap kesalahan tersebut.

## B. SARAN

Perencanaan sistem pengaturan secara *wireless* pada

dasarnya tidak jauh berbeda dengan perencanaan sistem pengaturan secara langsung. Analisis sistem, penalaan (tuning) dan sebagainya adalah identik. Perbedaan utama adalah pada proses transmisi datanya. Di sini data ditransmisikan secara serial. Yang mana kecepatan dari transmisinya sangat ditentukan oleh kemampuan peralatan modem. Karenanya perencanaannya dimulai dari penetapan kemampuan dari modem.

Untuk meningkatkan sistem ini agar bisa diaplikasikan pada plant-plant yang mempunyai respond time yang lebih cepat, kemampuan dari modem harus ditingkatkan. Modem harus mampu digunakan untuk mentransmisikan data dengan baud rate yang lebih tinggi (600, 1200 . . .).

Untuk itu frekwensi tone yang digunakan dalam menyatakan kondisi '0' dan '1' juga harus lebih tinggi. Pengaturan frekwensi dari tone dapat dilihat pada bab IV bagian 4.6. Sedangkan karakteristik umum masing-masing komponen utama tersebut bisa dilihat pada lampiran.

## DAFTAR PUSTAKA

1. Bennet, S., Real-time Computer Control, Prentice Hall International (UK) Ltd, Cambridge, 1988.
2. Den Heijer, P.C., Komunikasi Data, Elex Media Komputindo, 1988.
3. Hall, Douglas V., Microprocessor and Interfacing : Programming and Hardware, McGraw-Hill Book Company, Singapore, 1987.
4. Hayt, William H., Neudeck, Gerold W., Electronic Circuit Analysis and Design, Houghton Mifflin Company, Boston, 1976.
5. Kreshna, Luckman Djaya, Perencanaan Pengaturan Temperatur Secara Digital pada Process Trainer PT 326, Tugas Akhir, Teknik Elektro FTI-ITS, 1987.
6. Kruglinsky, David, Guide to IBM PC Communication, The Osborne/McGraw-Hill, 1986.
7. Kuo, B.C., Digital Control System, University of Minnesota, Englewood Cliffs, USA, 1980. Ogata, K., Discrete Time Control System, Prentice Hall Inc., Englewood Cliffs, N.J., USA, 1986.
8. Landau, Ioan Dore, System Identification and Control Design, Prentice-Hall Inc., Englewood Cliffs, N.J., 1990.
9. Ogata, K., Modern Control Engineering, Prentice Hall Inc., Englewood Cliffs, N.J., USA, 1970.
10. Ogata, K., Discrete Time Control System, Prentice Hall

- Inc., Englewood Cliffs, N.J., USA, 1986.
11. Rangan, CS., Instrumentation : Devices and Systems, Tata McGraw-Hill Publishing Company Limited, New Delhi, 1987.
  12. Sargent, Murray, Shoemaker, Richard L., The IBM Personal Computer From the Inside Out, Addison-Wesley Publishing Company Inc., University of Arizona, Tucson, 1986.
  13. Schildt, Herbert, C The Complete Reference, Osborne/McGraw-Hill, Berkeley, California, 1988.
  14. Tomassi, W., Fundamentals of Electronic Communications System, Prentice Hall, New Jersey, 1988.
  15. Willen, David C., Krantz, Jeffrey I., 8088 Assembler Language Programming: The IBM PC, Howard W. Sams & Co. Inc., Indiana 1983.
  16. ...., Process Trainer PT 326, Feedback Instrument, 1974.



# Monolithic Function Generator

## GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01 Hz to more than 1 MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20 ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range, with an external control voltage, having a very small effect on distortion.

## FEATURES

Low Sine Wave Distortion	.5%, Typical
Excellent Temperature Stability	20 ppm/°C, Typical
Wide Sweep Range	2000:1, Typical
Low Supply Sensitivity	0.01%V, Typical
Linear Amplitude Modulation	
TTL Compatible FSK Controls	
Wide Supply Range	10V to 26V
Adjustable Duty Cycle	1% to 99%

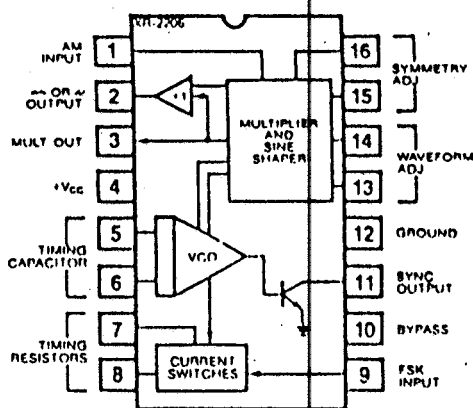
## APPLICATIONS

Waveform Generation  
Sweep Generation  
AM/FM Generation  
V/F Conversion  
FSK Generation  
Phase-Locked Loops (VCO)

## ABSOLUTE MAXIMUM RATINGS

Power Supply	26V
Power Dissipation	750 mW
Derate Above 25°C	5 mW/°C
Total Timing Current	6 mA
Storage Temperature	-65°C to +150°C

## FUNCTIONAL BLOCK DIAGRAM



## ORDERING INFORMATION

Part Number	Package	Operating Temperature
XR-2206M	Ceramic	-55°C to +125°C
XR-2206N	Ceramic	0°C to +70°C
XR-2206P	Plastic	0°C to +70°C
XR-2206CN	Ceramic	0°C to +70°C
XR-2206CP	Plastic	0°C to +70°C

## SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks: a voltage controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO actually produces an output frequency proportional to an input current, which is produced by a resistor from the timing terminals to ground. The current switches route one of the timing pins current to the VCO controlled by an FSK input pin, to produce an output frequency. With two timing pins, two discrete output frequencies can be independently produced for FSK Generation Applications.



XR-2211

## FSK Demodulator / Tone Decoder

### GENERAL DESCRIPTION

The XR-2211 is a monolithic phase locked loop (PLL) system especially designed for data communications. It is particularly well suited for FSK modem applications. It operates over a wide supply voltage range of 4.5 to 20 V and a wide frequency range of 0.01 Hz to 300 kHz. It can accommodate analog signals between 2 mV and 3 V, and can interface with conventional DTL, TTL, and ECL logic families. The circuit consists of a basic PLL for tracking an input signal within the pass band, a quadrature phase detector which provides carrier detection, and an FSK voltage comparator which provides FSK demodulation. External components are used to independently set center frequency, bandwidth, and output delay. An internal voltage reference proportional to the power supply provides ratio metric operation for low system performance variations with power supply changes.

The XR-2211 is available in 14 pin DTL ceramic or plastic packages specified for commercial or military temperature ranges.

### FEATURES

Wide Frequency Range	0.01 Hz to 300 kHz
Wide Supply Voltage Range	4.5 V to 20 V
DTL/TTL/ECL Logic Compatibility	
FSK Demodulation, with Carrier Detection	
Wide Dynamic Range	2 mV to 3 V rms
Adjustable Tracking Range ( $\pm 1\%$ to $\pm 100\%$ )	
Excellent Temp Stability	20 ppm/ $^{\circ}$ C, typ.

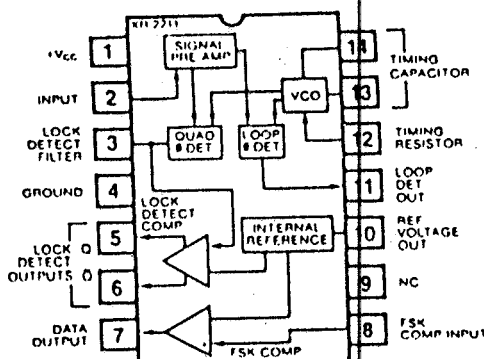
### APPLICATIONS

FSK Demodulation  
Data Synchronization  
Tone Decoding  
FM Detection  
Carrier Detection

### ABSOLUTE MAXIMUM RATINGS

Power Supply	20 V
Input Signal Level	3 V rms
Power Dissipation	
Ceramic Package	750 mW
Derate above $T_A = +25^{\circ}$ C	6 mW/ $^{\circ}$ C
Plastic Package	625 mW
Derate above $T_A = +25^{\circ}$ C	5.0 mW/ $^{\circ}$ C

### FUNCTIONAL BLOCK DIAGRAM



### ORDERING INFORMATION

Part Number	Package	Operating Temperature
XR-2211M	Ceramic	$-55^{\circ}$ C to $+125^{\circ}$ C
XR-2211CN	Ceramic	$0^{\circ}$ C to $+75^{\circ}$ C
XR-2211CP	Plastic	$0^{\circ}$ C to $+75^{\circ}$ C
XR-2211N	Ceramic	$-40^{\circ}$ C to $+85^{\circ}$ C
XR-2211P	Plastic	$-40^{\circ}$ C to $+85^{\circ}$ C

### SYSTEM DESCRIPTION

The main PLL within the XR-2211 is constructed from an input preamplifier, analog multiplier used as a phase detector, and a precision voltage controlled oscillator (VCO). The preamplifier is used as a limiter such that input signals above typically 2mV RMS are amplified to a constant high level signal. The multiplying-type phase detector acts as a digital exclusive or gate. Its output (unfiltered) produces sum and difference frequencies of the input and the VCO output,  $f_{input} + f_{input}$  ( $2f_{input}$ ) and  $f_{input} - f_{input}$  (0 Hz) when the phase detector output to remove the "sum" frequency component while passing the difference (DC) component to drive the VCO. The VCO is actually a current controlled oscillator with its nominal input current ( $I_0$ ) set by a resistor ( $R_0$ ) to ground and its driving current with a resistor ( $R_1$ ) from the phase detector.

The other sections of the XR-2211 act to: determine if the VCO is driven above or below the center frequency (FSK comparator); produced both active high and active low outputs to indicate when the main PLL is in lock (quadrature phase detector and lock detector comparator).

14 APR 1993

EK. 1799

TUGAS AKHIR

6 SKS

Nama Mahasiswa : Satiadi Juliarso  
No. Pokok : 2882200969  
Bidang Studi : Teknik Sistem Pengaturan  
Tugas diberikan : Nopember 1992  
Tugas diselesaikan : Juni 1993  
Dosen Pembimbing : Dr. Ir Mochammad Rameli  
Judul Tugas Akhir :

PERENCANAAN DAN PEMBUATAN SISTEM PENGENDALIAN  
PLANT DENGAN MEDIA TRANSMISI GELOMBANG RADIO

Uraian Tugas Akhir :


Untuk mengendalikan suatu plant diperlukan suatu sinyal kendali dan sinyal umpan balik untuk melakukan observasi. Sinyal-sinyal ini dikirimkan ke dan dari plant melalui suatu media transmisi. Namun jika plant terletak di suatu lokasi yang amat jauh atau di suatu lokasi tidak bisa dijangkau media transmisi kabel, maka media transmisi yang bisa digunakan untuk mengirimkan sinyal kendali dan sinyal umpan balik adalah gelombang radio. Untuk keperluan tersebut perlu dirancang suatu sistem yang mampu mengubah sinyal kendali maupun sinyal umpan balik menjadi sinyal-sinyal radio. Sebaliknya sistem ini juga harus mampu mengubah sinyal-sinyal radio tersebut menjadi sinyal kendali dan umpan balik seperti semula. Kontroller yang digunakan di sini adalah jenis Proporsional Integral Differensial (PID) dan sepenuhnya merupakan kontroller digital. Sedangkan plant yang dikendalikan adalah plant analog.


Surabaya, 1 April 1993

Menyetujui,


Koodinator Bidang Studi  
Teknik Sistem Pengaturan

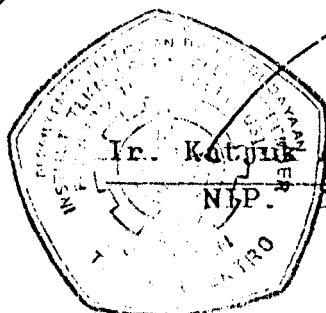
Dosen Pembimbing

  
Dr. Ir. Moch. Rameli  
NIP. 130.938.507

  
Dr. Ir. Moch. Rameli  
NIP. 130.938.507

Mengetahui,

 Ketua Jurusan Teknik Elektro FTI - ITS



Ir. Ketjuk Astrowulan, MSEE  
NIP. 130.687.438

## USULAN TUGAS AKHIR

---

- A. JUDUL : PERENCANAAN DAN PEMBUATAN SISTEM PENGENDALIAN PLANT DENGAN MEDIA TRANSMISI GELOMBANG RADIO
- B. RUANG LINGKUP : -- Sistem Pengaturan Digital  
-- Instrumentasi dan Telemetry  
-- Elektronika Pengaturan  
-- Sistem Pengaturan Proses
- C. LATAR BELAKANG : Dalam suatu sistem yang sempurna suatu plant selalu dilengkapi kontroller. Jika kontroller dengan plant terletak saling berdekatan, keduanya bisa dihubungkan dengan media kabel. Namun jika antara keduanya terletak saling berjauhan, tentunya media kabel perlu digantikan dengan media lain yang lebih memadai. Untuk itu digunakan gelombang radio sebagai media transmisi sinyal-sinyal antara keduanya.
- D. PENELITIAN STUDI : Dalam Tugas Akhir ini akan dirancang suatu sistem di mana antara kontroller dengan plant terpisah. Untuk mengirimkan sinyal-sinyal kendali dan umpan balik digunakan media transmisi radio. Kontroller yang digunakan adalah jenis Proporsional Integral Differensial (PID),

dalam bentuk software. Sehingga  
kontroller sepenuhnya merupakan  
kontroller digital. Kontroller ini  
menerima sinyal umpan balik dari sebuah  
modem FSK yang terhubung dengan panel  
RS-232 dari CPU. Sebaliknya sinyal  
kendali sebelum ditransmisikan oleh  
sebuah pemancar FM dimodulasi lebih  
dahulu oleh modem tersebut. Karena  
sinyal-sinyal yang berasal dari dan  
menuju modem merupakan sinyal digital,  
maka sinyal tersebut sebelum menuju  
kontroller mengalami konversi. Demikian  
pula sebaliknya sinyal yang berasal dari  
kontroller. Pada bagian plant, juga  
terdapat unit modem, pemancar (TX) dan  
penerima (RX) seperti pada bagian  
kontroller. Karena plant yang digunakan  
adalah plant analog, maka sinyal yang  
berasal dari modem mengalami konversi  
nilai dan konversi Digital to Analog.  
Demikian pula sebaliknya untuk sinyal  
umpan balik yang akan ditransmisikan ke  
kontroller. Namun konversinya adalah  
Analog to Digital.

#### E. TUJUAN

: Dengan digunakannya media transmisi radio  
sebagai penghubung antara plant dan  
kontroller, maka masalah penempatan plant  
atau kontroller akan lebih fleksibel,  
dibandingkan jika media transmisi yang

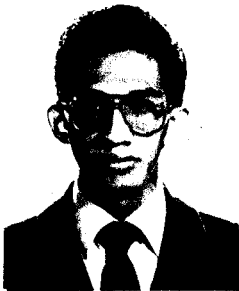
digunakan adalah kabel.

- F. LANGKAH-LANGKAH : - Studi kepustakaan
- Pemodelan sistem pengendalian plant
  - Perancangan dan pembuatan modem FSK
  - Implementasi dan analisa
  - Penulisan naskah

G. JADWAL KEGIATAN : Tugas Akhir ini direncanakan akan diselesaikan dalam jangka waktu 6 bulan dengan jadwal sebagai berikut :

No	Waktu Kegiatan	Bulan ke -					
		I	II	III	IV	V	VI
1	Studi Literatur						
2	Pemodelan System						
3	Hardware						
4	Implementasi						
5	Penulisan Naskah						

## DAFTAR RIWAYAT HIDUP



Nama : Satiadi Juliarso  
Tempat/Tgl lahir: Gresik, 9 Juli 1969  
Agama : Islam  
Alamat : Ngagel Jaya Tengah  
V/15, Surabaya.

Putra kedua dari tiga bersaudara dari orang tua bapak Drs. Saharjo Notosugondo dan ibu Rr. Retno Murtianingrum.

### RIWAYAT PENDIDIKAN :

1. TK Yayasan Wisma Semen Gresik (Gresik), lulus tahun 1976
2. SD I Yayasan Wisma Semen Gresik (Gresik), lulus tahun 1982.
3. SMPK Santa Maria Surabaya, lulus tahun 1985
4. SMAK Santa Maria Surabaya, lulus tahun 1988
5. Institut Teknologi Sepuluh Nopember, Fakultas Teknologi Industri, Jurusan Teknik Elektro, Bidang Studi Teknik Sistem Pengaturan, sejak 1988.

Pada bulan Juli 1993 mengikuti Seminar Tugas Akhir di Jurusan Teknik Elektro, Bidang Studi Teknik Sistem Pengaturan sebagai salah satu syarat menyelesaikan studi di Jurusan Teknik Elektro-FTI-ITS.